

Міністерство освіти і науки України

ХАРКІВСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ ХАРЧУВАННЯ
ТА ТОРГІВЛІ

**ЕЛЕКТРОТЕХНІКА, ЕЛЕКТРОНІКА
ТА МІКРОПРОЦЕСОРНА ТЕХНІКА**

Дослідження елементів логічних схем. Дослідження роботи ЦАП і АЦП.

Методичні вказівки до лабораторних робіт для студентів напряму підготовки

6.050502 – Інженерна механіка

ХАРКІВ 2014

Рекомендовано кафедрою
енергетики та фізики,
протокол № 7 від 15.04.2014 р.

Схвалено науково-методичною комісією факультету обладнання та технічного
сервісу
протокол № 8 від 28.04.2014 р.

Рецензент д.т.н., професор Кіптела Л.В.

ЗМІСТ

Вступ	4
Лабораторна робота № 1 Дослідження логічних схем	12
Лабораторна робота № 2 Дослідження тригерів та лічильників	16
Лабораторна робота № 3 Дослідження дешифратора	20
Лабораторна робота № 4 Дослідження напівсуматорів	24
Лабораторна робота № 5 Дослідження суматорів	27
Лабораторна робота № 6 Дослідження ЦАП	29
Лабораторна робота № 7 Дослідження АЦП	35
Лабораторна робота № 8 Дослідження роботи ЦАП – АЦП	42
Додаток	48
Список рекомендованої літератури	49

ВСТУП

Методичні вказівки призначені для проведення лабораторних робіт з мікропроцесорної техніки методами фізичного та комп'ютерного моделювання з використанням спеціалізованого пакета ELECTRONICS WORKBENCH 5.0 (EWB) у курсах «Мікропроцесорна техніка» та «Електротехніка, електроніка та мікропроцесорна техніка», які викладаються відповідно на факультеті обладнання і технічного сервісу.

Застосування обчислювальної техніки для керування технологічними процесами є важливішою рисою розвитку сучасного суспільства. Практично всі технологічні системи використовують комп'ютерні (мікропроцесорні) системи управління. Харчова промисловість яка є однією з бурхливо розвиваючих ся галузей народного господарства в якій широко впроваджені принципи мікропроцесорного управління.

Вивчення мікропроцесорної техніки передбачає ознайомлення студентів не тільки з принципами роботи окремих електронних пристроїв мікропроцесорної техніки, набуття практичних навичок роботи з основними вимірювальними приладами, але і вивчення принципів передавання та переробки інформаційних сигналів. В методичних вказівок викладено матеріал від простих логічних елементів до цифро-аналогових та аналого-цифрових перетворювачів (АЦП та ЦАП). Знання принципів цифро-аналогового та аналого-цифрового перетворення інформаційних сигналів дає змогу студентам опанувати підходи до сучасних методик та розробок на їх основі інформаційних систем. Оволодіння цими знаннями досягається двома шляхами: експериментальними дослідженнями реальних електронних приладів на лабораторних стендах з використанням фізичних вимірювальних пристроїв та моделюванням цих приладів на комп'ютері відповідними програмними засобами.

Перевага першого шляху полягає у його наочності і дає можливість студентам набути певних навичок у практичній роботі. Але він потребує обладнання аудиторій відповідними спеціальними вимірювальними приладами.

Другий шлях полягає у використанні методів комп'ютерного моделювання, що дає змогу розширити уяву студентів при вивченні роботи спеціалізованих мікропроцесорних приладів. Крім того використання комп'ютерного моделювання дає можливість проаналізувати такі особливості роботи приладів які не можливі без використання спеціалізованої вимірювальної техніки. Крім того в склад програми EWB 5.0 входять прилади які не мають відповідних фізичних аналогів але підвищують наочність розуміння процесів, що відбуваються.

Тому аналіз роботи простих логічних елементів та складних (АЦП та ЦАП) доцільно проводити з використанням комп'ютерного моделювання.

Викладені лабораторні роботи поєднують дослідження що проводяться на фізичній моделі перетворювачів та методами комп'ютерного моделювання за допомогою пакета EWB 5.0.

ЗАГАЛЬНІ ТЕОРЕТИЧНІ ПОЛОЖЕННЯ АНАЛОГОВІ ТА ЦИФРОВІ СИГНАЛИ

Існують дві загальні форми подання інформації у технічних системах: аналогова (безперервна) і цифрова (переривиста).

Аналогова форма подання інформації характеризує такий процес зміни сигналу, який не має перерв у часі і може змінюватися у будь-який момент і теоретично на будь-яку величину і практично миттєво.

Цифровий (дискретний) сигнал змінюється лише в певні моменти часу і його величина може набувати лише відповідну кількість заздалегідь обумовлених значень. Така форма сигналу набула широкого поширення лише з відповідним розвитком засобів обчислювальної техніки.

Спочатку у електронних системах керування переважно використовувалися аналогова форма сигналів керування. Це було обумовлено тим що вхідна інформація відтворює фізичну величину яка має у більшості випадків аналоговий характер. З поширенням комп'ютерних технологій переважна більшість інформації у системах керування почала використовуватися у цифровій формі. Це було обумовлено тим, що на передачу інформації у цифровій формі менше впливають перекручення що обумовлені впливом електромагнітних перешкод які притаманні виробничим процесам. В той же час інформація на вході систем керування і на виході для управління виконавчими пристроями у переважній більшості традиційно повинна бути у аналоговій формі. Крім того перетворювачі знайшли широке застосування у системах збору даних на яких базується побудова великих автоматизованих інформаційних систем. Важливим етапом багатьох процесів управління є необхідність виконання перетворення цифрового сигналу, що надходить з мікропроцесорної системи, у аналоговий сигнал рівень якого відповідає отриманому коду. Така процедура використовується при передачі від комп'ютера сигналу керування для виконавчого механізму який дозволяє керувати перетворювачами електричної енергії у механічну або створення опорного значення для регулятора

Тому виникла необхідність створити перетворювачі, що могли змінити сигнал представлений у аналоговій формі у цифровий і навпаки. Перші перетворювачі інформації були відносно складними пристроями і не забезпечували необхідну надійність роботи. Однак з удосконаленням технології виробництва мікроелектронних компонентів на даний момент електронна промисловість виготовляє необхідний асортимент перетворювачів які забезпечують надійну роботу електронних систем.

Таким чином, будь-яка система, що вирішує задачі керування та використовує цифрові методи обробки інформації, повинна містити пристрої взаємного перетворення аналогових і цифрових сигналів. Роль таких пристроїв виконують аналого-цифрові і цифро-аналогові перетворювачі.

Без використання цих приладів вже не можлива ефективна робота будь-яких електронних систем.

МОДЕЛЮЮЧА ПРОГРАМА EWB 5.0

Основні відомості.

Програма схемотехнічного моделювання Electronics Workbench (EWB) призначена для моделювання та аналізу різноманітних електричних, електронних та цифрових схем, роботи з іншими комп'ютерними програмами і вона у найбільшій степені пристосована для навчальної мети.

Програма EWB відрізняється від інших програм тим, що зображення вимірювальних приладів по зовнішньому вигляду не відрізняються від реальних промислових аналогів що значно спрощує процес моделювання та дозволяє набути практичні навички роботи з приладами.

Переваги програми EWB 5.0

Економія часу. Робота з реальною схемою потребує значних втрат часу на підготовку та проведення експерименту.

Достовірність вимірювань. У програмі EWB всі елементи описуються строго визначеними параметрами і тому результати розрахунків будуть залежати тільки від заданих значень та алгоритму розрахунку.

Зручність проведення вимірювань. При роботі з EWB дослідник може допускати помилки які при проведенні реальних досліджень можуть привести до руйнування приладів.

Стандартний інтерфейс Windows. Програма використовує стандартний інтерфейс Windows який знайом більшості користувачів комп'ютерів.

Можливості програми EWB 5.0

Програма дає можливість проведення досліджень шляхом математичного моделювання електронних схем великого ступеня складності. Наявні в програмі бібліотеки містять у собі великий набір широко розповсюджених електронних компонентів включаючи і компоненти за технологією VLSI. Крім того є можливість підключення й створення нових бібліотек компонентів користувачем програми параметри яких можна змінювати в широкому діапазоні значень. Прості компоненти описуються набором параметрів, значення яких можна змінювати безпосередньо із клавіатури, активні елементи - моделлю, що представляє собою сукупність параметрів і описує конкретний елемент або його ідеальне подання. Модель вибирається зі списку бібліотек компонентів, параметри моделі також можуть бути змінені користувачем.

Широкий набір приладів дозволяє робити виміри різних величин, задавати вхідні впливи, будувати графіки. Всі прилади зображуються у вигляді, максимально наближеному до реального, тому працювати з ними просто й зручно. Результати моделювання можна вивести на принтер або імпортувати в текстовий або графічний редактор для їхньої подальшої обробки.

Схема дослідження збирається на робочому полі при одночасному використанні миші й клавіатури. Застосування в роботі тільки клавіатури неможливо. При побудові й редагуванні схем виконуються наступні операції:

- вибір компонента з бібліотеки компонентів;
- виділення об'єкта; переміщення об'єкта;
- копіювання виділених об'єктів;
- з'єднання компонентів схеми провідниками;
- установка значень компонентів;
- підключення віртуальних вимірювальних приладів.

Після запуску програми на екрані монітора з'являється поле для проведення моделювання. На ньому зображено основні елементи які доступні користувачу. З цих елементів у подальшому буде збиратися схема для дослідження. Доцільно спочатку приблизно розмістити всі елементи майбутньої схеми на полі моделювання а потім з'єднати їх відповідними провідниками.

Робоче поле моделювання наведено на рисунку 1. Схема, яка буде досліджуватись збирається на робочому полі. Пересування елементів у межах робочого поля відбувається за допомогою мишки.

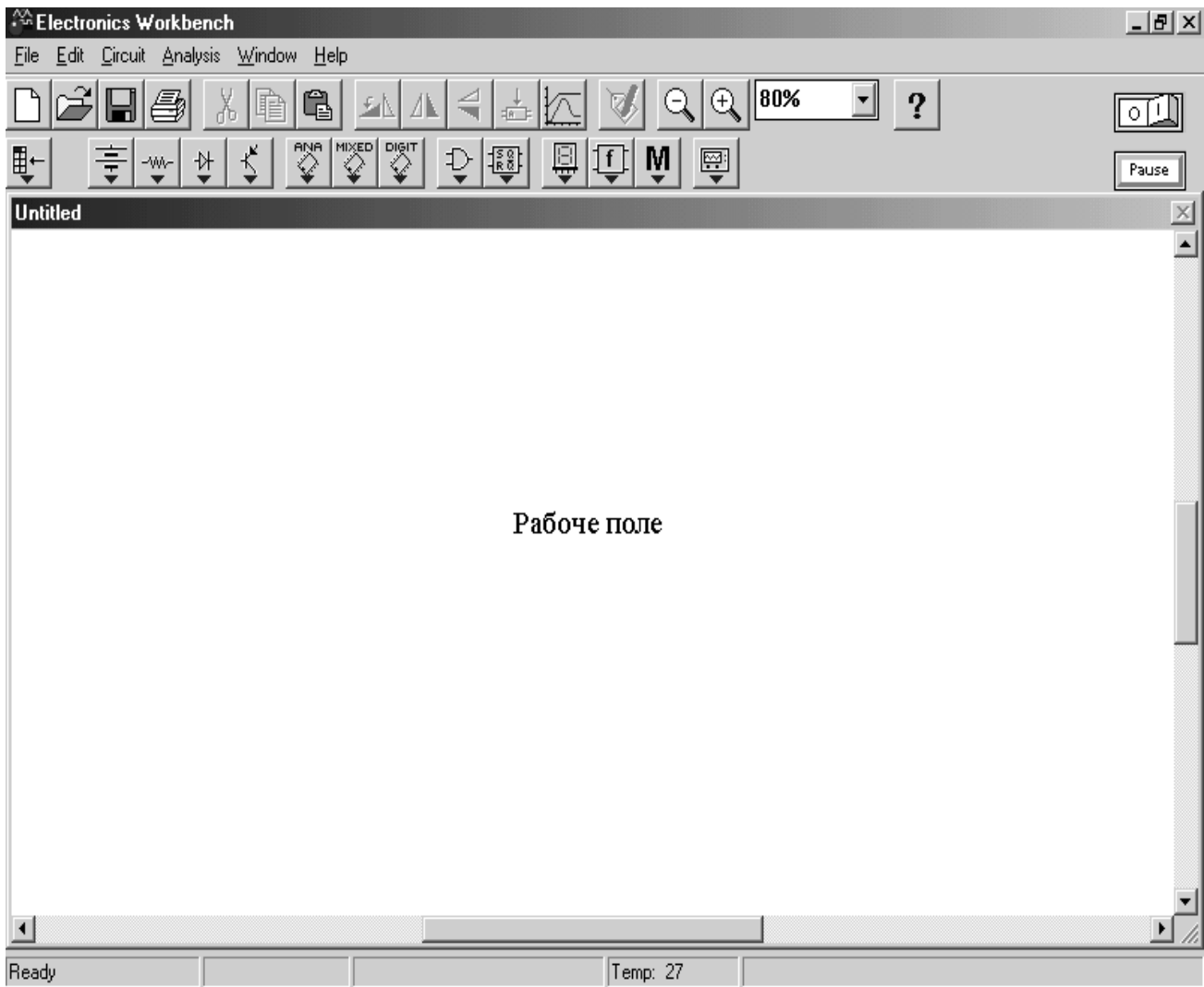

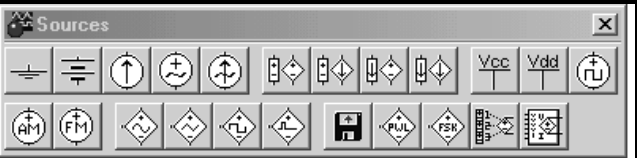

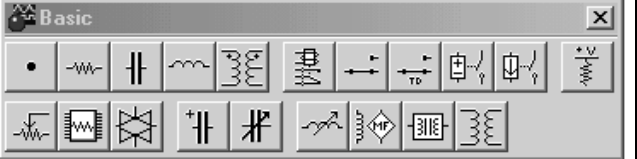





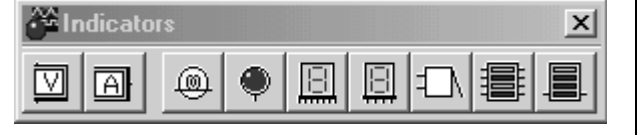



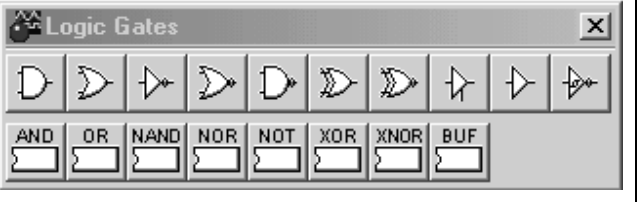


Рис. 1. Робоче поле моделювання програми EWB 5.0.

Якщо схема не міститься на екрані монітора, будь-яку її ділянку можна переглянути за допомогою лінійок прокручування, розташованих праворуч і під робочим полем. Після побудови схеми й підключення приладів аналіз її роботи починається після натискання вимикача в правому верхньому куті вікна програми.

Для моделювання електронних схем спочатку на робочому полі потрібно встановити елементи, що приведені на вкладках нижнього ряду панелі інструментів, які наведені у табл.1. При необхідності деякі електронні прилади встановлюються з відповідної бібліотеки.

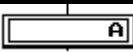














Таблиця 1 – Панелі інструментів

№	Іконка	Найменування	Панель інструментів
1		Вкладка джерел живлення	
2		Основні елементи	
3		Діоди	
4		Транзистори	
5		Індикатори	
6		Вимірювальні пристрої	
7		Логічні елементи	

Ці вкладки поділені на групи які дозволяють встановлювати відповідні компоненти. Для дослідження цифрових електронних схем програма має спеціальні віртуальні прилади які суттєво спрощують аналіз роботи реальних цифрових приладів. Встановлення вимірювальних приладів доцільно проводити після складання основної схеми. Якщо виділити компонент схеми, то його можна видалити із схеми або пересунути у інше місце. При необхідності зібрану схему можна запам'ятати у відповідному файлі. Позначення основних елементів електронних схем та вимірювальних приладів, які використовують при моделюванні, наведено у табл.2.

Використання вимірювальних приладів дає змогу перевірити результати розрахунків електричних схем.

Таблиця 2 – Компоненти моделювання схем

№	Позначення	Назва
1		амперметр
2		вольтметр
3		осцилограф
4		активний опір
5		ємність
6		індуктивність
7		заземлення
8		перемикач
9		вузол
10		індикатор стану
11		елемент I
12		елемент АБО
13		елемент НІ
14		діод
15		транзистор

До складу програми входить генератор слів що дає можливість аналізувати роботу цифрових схем та перевірити правильність їх функціонування. Крім того програма має віртуальний логічний аналізатор який не має фізичного аналога як вимірювальний прилад і являє собою відповідну математичну модель. Однак цей прилад дає можливість наочно побачити особливості роботи цифрових схем. При проведенні лабораторних робіт

можливо створювати і окремі схемні доповнення для дослідження особливостей роботи електронних приладів.

Більш детальну інформацію про роботу з програмою EWB можна дістати у відповідній літературі.

ПРАВИЛА ВИКОНАННЯ ЛАБОРАТОРНИХ РОБІТ

Студенти, що працюють в лабораторії, розподіляються на бригади по дві-три особи, склад яких зберігається протягом вивчення дисципліни. Роботи з комп'ютерного моделювання студентами виконуються після вивчення відповідних розділів теоретичного курсу, які стосуються теми лабораторних занять.

Кожен студент повинен заздалегідь підготуватись до майбутнього лабораторного заняття по лекціям та рекомендованій навчальній літературі.

Студенти складають схему приладу, що досліджується на робочому полі програми, відповідно завдання з використанням бібліотеки елементів програми EWB 5.0. Зібране електричне коло перевіряє викладач. Після одержання дозволу на проведення дослідів можна почати моделювання схеми. При проведенні моделювання слід дотримуватись порядку виконання роботи, що наведено у методичних вказівках.

Кожен студент до наступного лабораторного заняття повинен підготувати звіт з виконаної роботи. У звіті необхідно накреслити електричну схему установки, привести результати спостережень, та заповнити відповідні таблиці а також скласти висновок за результатами виконаної роботи. Форму звіту наведено у додатку.

Коли у процесі моделювання буде виявлено похибку, яка не дає можливості продовжити проведення дослідження, дослід необхідно припинити. Для подальшого проведення дослідів необхідно за допомогою викладача усунути недоліки, що виявлені програмою.

При дослідженні фізичних моделей що являють собою лабораторну роботу необхідно дотримуватися загальних правил виконання лабораторних робіт.

Після завершення досліджень необхідно підготувати звіт з роботи у відповідності з методичними вказівками. Для захисту лабораторної роботи необхідно вивчити теоретичний матеріал що пов'язаний з даною роботою. Перелік питань до захисту лабораторної роботи наведено у методичних вказівках.

ДОСЛІДЖЕННЯ ЛОГІЧНИХ СХЕМ.

Мета роботи

1. Провести дослідження основних логічних схем.
2. Ознайомитись з методами реалізації логічних функцій за допомогою логічних елементів.

Теоретичні положення.

Змінні що розглядаються у алгебрі логіки можуть приймати тільки два значення – 0 або 1. В алгебрі логіки визначені: відношення еквівалентності (позначається знаком =), та операції: складання (диз'юнкція) що позначається знаком \vee або $+$, логічне множення (кон'юнкція) що позначається знаком $\&$ або \cdot та заперечення (інверсія) що позначається накресленням.

Алгебра логіки визначається наступною системою аксіом:

$$\begin{cases} x = 0, & \text{коли } x \neq 1, \\ x = 1, & \text{коли } x \neq 0; \end{cases} \quad \begin{cases} \bar{0} = 1, \\ \bar{1} = 0; \end{cases}$$

$$\begin{cases} 1 + 1 = 1, \\ 0 + 0 = 0, \\ 0 + 1 = 1 + 0 = 1; \end{cases} \quad \begin{cases} 0 \cdot 0 = 0, \\ 1 \cdot 1 = 1, \\ 1 \cdot 0 = 0 \cdot 1 = 0; \end{cases}$$

Логічні вирази записуються у вигляді відповідних формул. Порядок виконання дій в них такий як у звичайних алгебраїчних виразах. Для спрощення логічних виразів використовують наступні логічні тотожності :

$$\begin{aligned} \overline{\overline{x}} &= x; & x + 1 &= 1; & x + 0 &= x; & x \cdot 1 &= x; & x + x &= x; & x \cdot x &= x; & x + x \cdot y &= x; \\ x y + x \bar{y} &= x; & (x + y)(x + \bar{y}) &= x; & x + \bar{x} y &= x + y; & \overline{x y} &= \bar{x} + \bar{y}; & \overline{\bar{x} + \bar{y}} &= x y. \end{aligned}$$

Будь який логічний вираз можна розглядати як відповідну логічну функцію. В залежності від змінних, що входять до її складу, вона може приймати тільки два значення 0 або 1. Логічна функція може бути фізично реалізована за допомогою відповідних логічних елементів. Схема що складена з кінцевого числа логічних елементів за відповідними правилами називається логічною схемою. Основним логічним функціям відповідають схемні елементи що виконують їх функції. За допомогою основних логічних функцій можна скласти будь яку складну логічну систему керування. Робота сучасних комп'ютерних систем базується на використанні основних логічних схем.

Порядок виконання роботи.

Дослідження функції логічного множення

Ця функція ще носить назву операції І.

1. Для дослідження цієї функції необхідно зібрати схему що наведена на рис.1.1.

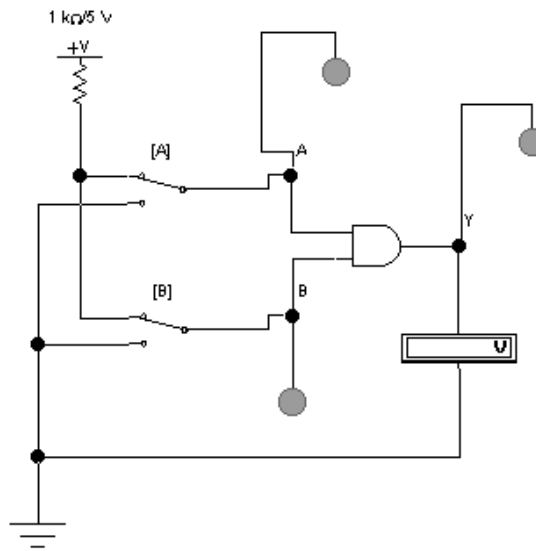


Рис. 1.1. Схема для дослідження логічної функції І.

Для перевірки виконання логічних операцій на вхід цієї схеми необхідно подати первинні комбінації. Керування цією логічною схемою відбувається за допомогою двох перемикачів. Які подають сигнали що мають два рівня – 0 або 1. Після вмикання схеми необхідно встановити перемикач В у нижнє положення. За допомогою вольтметра визначте напругу на вході та виході елемента.

2. Встановити перемикач В у верхнє положення. Визначити рівні логічних сигналів та записати показання вольтметра.

3. Вказати який логічний сигнал формується на виході Y.

4. Для експериментального дослідження роботи схеми І на її вхід необхідно подати всі можливі комбінації сигналів, які треба записати у табл.1.1.

Таблиця 1.1 – Показники істинності функції І

Вхідний Сигнал		Вихідний сигнал
A=0	B=0	
A=0	B=1	
A=1	B=0	
A=1	B=1	

5. За даними таблиці скласти аналітичний вираз функції елемента І та занесіть його у звіт лабораторної роботи. Стан на вході та виході логічного елемента контролюється вольтметром та спеціальними індикаторами, що входять у склад вимірювальних засобів моделюючої програми. Подібні

індикатори використовують і при проведенні реальних досліджень. Шляхом аналізу результатів досліджень, що наведені у таблиці 1.1 перевірити виконання логічного рівняння $Y = A \cdot B$

Дослідження логічної функції І-НІ

1. Для дослідження цієї функції, на робочому полі програми, необхідно зібрати схему що зображена на рис.1.2, яка складається з логічного елемента та інвертора на виході.

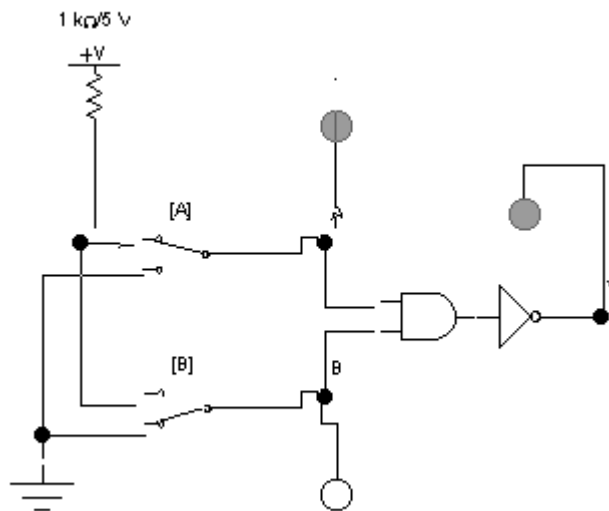


Рис. 1.2. Схема для дослідження логічної функції І-НІ.

2. Після вмикання схеми необхідно подати на її вхід всі можливі комбінації сигналів і проаналізувати сигнал на її виході.

3. Результати дослідження занести у табл. 1.2.

Таблиця 1.2 – Показники істинності функції І-НІ

Вхідний Сигнал		Вихідний сигнал
A=0	B=0	
A=1	B=0	
A=0	B=1	
A=1	B=1	

4. За результатами дослідження записати рівняння логічної функції даної схеми. Шляхом аналізу результатів досліджень, що наведені у таблиці 5.2 перевірити виконання логічного рівняння $Y = \overline{A \cdot B}$

Дослідження логічної функції АБО

1. Для дослідження цієї функції необхідно зібрати схему дослідження що наведена на рис.1.3.

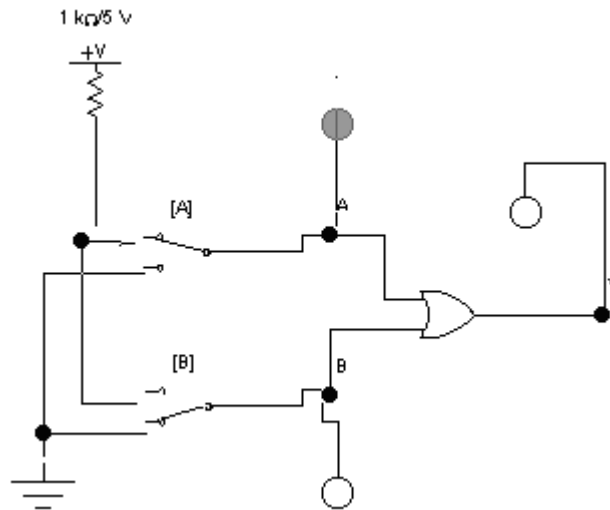


Рис. 1.3. Схема для дослідження логічної функції АБО.

2. Після вмикання схеми необхідно подати на її вхід всі можливі комбінації сигналів і проаналізувати сигнал на її виході.
3. Результати дослідження занести у табл.1.3.

Таблиця 1.3 – Показники істинності функції АБО

Вхідний сигнал		Вихідний сигнал
A=0	B=0	
A=1	B=0	
A=0	B=1	
A=1	B=1	

4. За результатами дослідження записати рівняння логічної функції даної схеми. Шляхом аналізу результатів досліджень, що наведені у таблиці 5.3 перевірити виконання логічного рівняння $Y = A + B$

Дослідження логічної функції АБО-НІ

1. Для дослідження цієї функції необхідно зібрати схему дослідження що зображена на рис.1.4

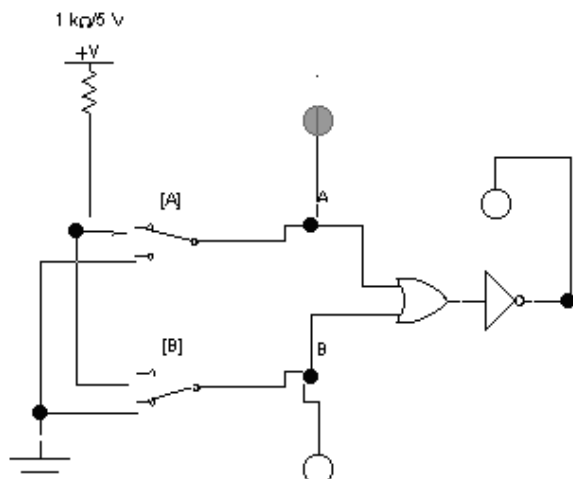


Рис. 1.4. Схема для дослідження логічної функції АБО-НІ

2. Після вмикання схеми необхідно подати на її вхід всі можливі комбінації сигналів і проаналізувати сигнал на її виході.

3. Результати дослідження занести у табл. 1.4.

4. За результатами дослідження записати рівняння логічної функції даної схеми. Шляхом аналізу результатів досліджень, що наведені у таблиці 1.4 перевірити виконання логічного рівняння $Y = \overline{A + B}$.

Таблиця 1.4 – Показники істинності функції АБО-НІ

Вхідний сигнал		Вихідний сигнал
A=0	B=0	
A=1	B=0	
A=0	B=1	
A=1	B=1	

Контрольні запитання.

1. Що таке логічна змінна?
2. Які значення можуть приймати логічні сигнали?
3. Що таке логічна функція?
4. Що може бути логічним сигналом?
5. Як записати логічну функцію НІ?
6. Як записати логічну функцію І-НІ?
7. Як записати логічну функцію АБО-НІ?
8. Як побудувати логічну схему за логічним рівнянням?
9. Як буде поводити логічна схема АБО-НІ коли на одному вході буде присутня логічна одиниця?
10. Як буде поводити логічна схема І-НІ коли на одному вході буде присутня логічна одиниця?

ЛАБОРАТОРНА РОБОТА №2

ДОСЛІДЖЕННЯ ТРИГЕРІВ ТА ЛІЧИЛЬНИКІВ.

Мета роботи

1. Вивчити структуру та алгоритм роботи тригера.
2. Ознайомлення з тригерами різних типів.
3. Ознайомитись з структурою та принципом роботи лічильника імпульсів.

Теоретичні положення.

Тригером називають пристрій з двома стійкими станами, які він може міняти стрибком при поступленні сигналу керування. При відсутності зовнішніх дій тригер може знаходитись в одному з стійких станів тривалий час. Тригер – найпростіша цифрова схема послідовного типу. Стан вихідного сигналу тригера залежить від його стану та стану сигналу на його вході. Тому тригер можна вважати елементарною коміркою пам'яті. Виходячи з його властивостей тригер є найпростішим цифровим автоматом. Сучасна комп'ютерна техніка використовує різні типи тригерів, що відрізняється принципами керування, технічними можливостями їх використання.

Асинхронний RS-тригер. Він має два входи S (set – встановити) і R (reset – знову встановити, тобто скинути) і два виходи $-Q$ та \bar{Q} . Літерами Q_n , \bar{Q}_n позначаються вихідні сигнали тригера до поступлення вхідних сигналів, а літерами Q_{n+1} , \bar{Q}_{n+1} – вихідні сигнали тригера після дії вхідних сигналів. Такий тригер називають асинхронним тому, що перехід у новий стан відбувається відразу після надходження вхідного сигналу.

D – тригер. Даний тригер має тактовий вхід C та інформаційний вхід D. Зміна стану цього тригера відбувається тоді коли на тактовий вхід подано сигнал при умові що вході D вже присутня інформація. Цей тригер запам'ятовує сигнал на вході D і тримає його до приходу наступного тактового імпульсу. Цей тригер також може використовуватися як елемент пам'яті.

На основі тригерів можна побудувати більш складні за функціональним призначенням елементами обчислювальної техніки. Такими елементами можуть бути лічильники імпульсів.

Лічильники імпульсів призначені для лічби кількості імпульсів, що поступають на їх вхід. Результат лічби фіксується („записується”) в них в двійковому коді. Максимальне десяткове число N, яке може бути записане до лічильника імпульсів, дорівнює $N=2^n-1$, де n – кількість розрядів лічильника. Лічильник може бути побудований на основі послідовного з'єднання D тригерів. Лічильники імпульсів можуть бути як сумуючими так і від'ємними. Режим роботи лічильника залежить від схемного з'єднання тригерів між собою.

Порядок виконання роботи.

Дослідження асинхронного *RS*-тригера

1. Для проведення досліджень необхідно зібрати схему на рис. 2.1.
2. Після вмикання схеми послідовно треба подати наступні сигнали: $S=0, R=1$; $S=0, R=0$; $S=1, R=0$; $S=0, R=0$.

Треба переконатись, що при $S=0, R=1$ тригер встановлюється в стан $Q=0$; при переході до $S=0, R=0$ тригер зберігає попередній стан виходу $Q=0$; при $S=1, R=0$ тригер встановлюється в стан $Q=1$; при переході до $S=0, R=0$ тригер зберігає попередній стан виходу $Q=1$. Для контролю за станом вихідних сигналів використовують індикатори.

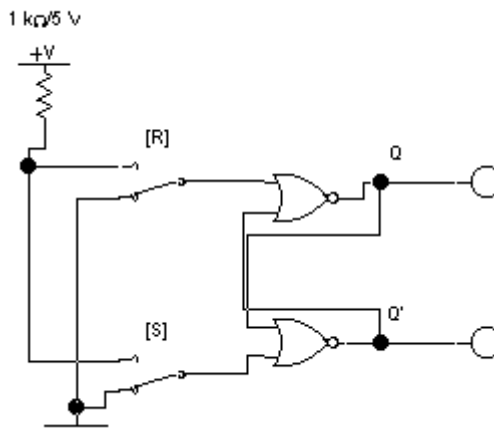


Рис. 2.1. Схема для дослідження *RS*-тригера.

Дослідження *D* тригера

1. Для проведення досліджень необхідно зібрати схему на рис. 2.2.

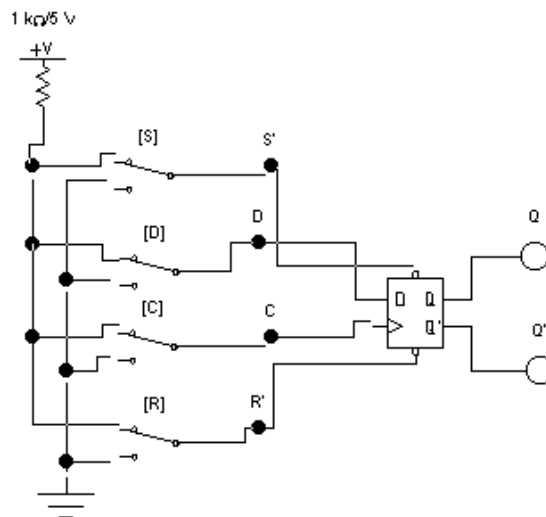


Рис. 2.2. Схема для дослідження *D* тригера.

Після вмикання треба переконатись, що при $S=0, R=1$ тригер встановлюється в 1 ($Q=1, \bar{Q}=0$) незалежно від стану інших входів;

при $R=0, S=1$, тригер встановлюється в 0 ($Q=0, \bar{Q}=1$) незалежно від стану інших входів.

2. Для проведення досліджень D тригера в лічильному режимі необхідно зібрати схему на рис. 2.3. Подаючи на вхід С тактові імпульси за допомогою ключа [С] проаналізувати роботу тригера у лічильному режимі. Контроль за вихідними сигналами тригера відбувається за допомогою логічних пробників.

Послідовне вимкнення D тригерів дозволяє створити лічильник імпульсів які широко використовуються у обчислювальній техніці. Лічильники бувають двох видів: сумуючі та від'ємні.

Дослідження сумуючого лічильника

1. Сумуючий лічильник дозволяє накопичити імпульси, що подані на нього деякою пристрою. Для проведення досліджень необхідно зібрати схему на рис. 2.3.

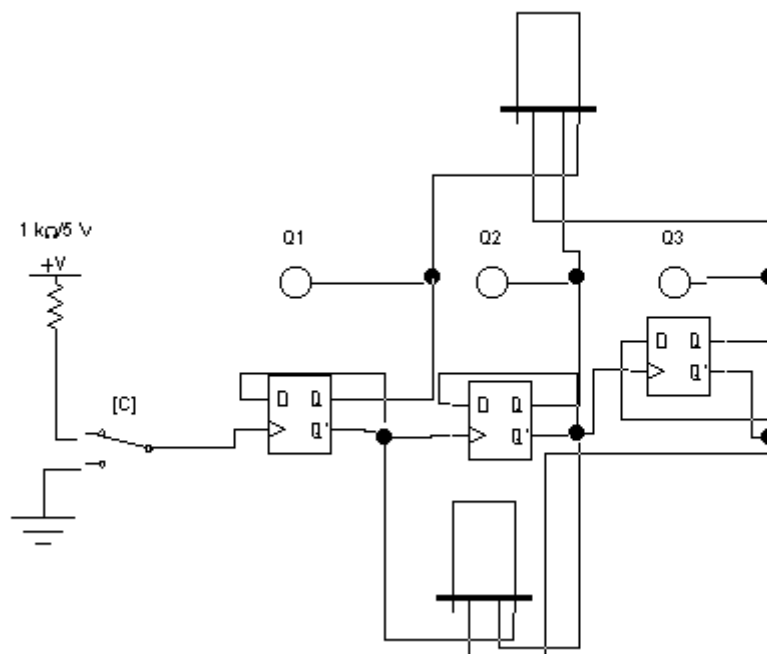


Рис. 2.3. Схема для дослідження сумуючого лічильника.

2. Подати на вхід С тактові імпульси за допомогою ключа [С] спостерігати зміну стану виходу лічильника за допомогою логічних пробників та індикаторів.

Дослідження від'ємного лічильника

1. Для проведення досліджень роботи від'ємного лічильника необхідно зібрати схему що наведена на рис. 2.4. За допомогою генератора імпульсів на вхід лічильника подається прямокутна послідовність імпульсів що змінює стан тригерів лічильника. Візуальний контроль за роботою окремих тригерів відбувається за допомогою осцилографа.

2. Переставити щуп каналу В осцилографа, спостерігати зміну стану окремих тригерів розрядів лічильника відносно вхідних імпульсів. Якщо

підключити замість генератора імпульсів звичайний перемикач, то можна у статичному режимі спостерігати зміну стану окремих тригерів лічильника.

3. Для контролю стану лічильника у десятичному коді потрібно підключити до виходу лічильника семисегментний індикатор, що дає можливість відтворити у десятичному коді інформацію, що виникає на виходах лічильника.

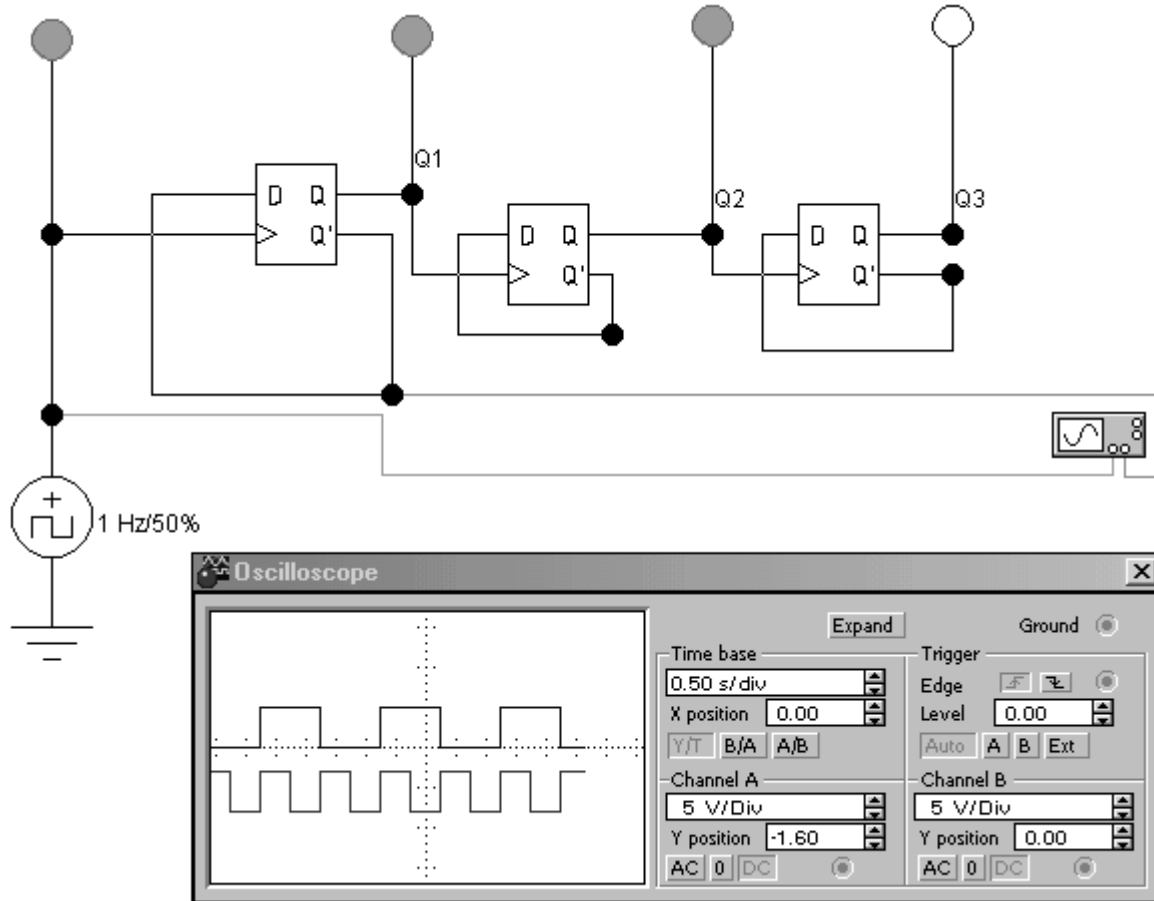


Рис. 2.4. Схема для дослідження від'ємного лічильника.

Контрольні запитання

1. Призначення тригера.
2. Принцип роботи тригера
3. Тригер R-S типа та принцип його роботи.
4. Тригер D типа та принцип його роботи.
5. Призначення лічильників імпульсів.
6. Принцип побудови сумуючого лічильника імпульсів.
7. Принцип побудови від'ємного лічильника імпульсів.
8. Намалювати графік зміни сигналів на вході та виході тригера.
9. Як змінюються сигнали на виході лічильника?
10. У якому коді працює лічильник?

ЛАБОРАТОРНА РОБОТА №3

ДОСЛІДЖЕННЯ ДЕШИФРАТОРА

Мета роботи

1. Вивчити принцип роботи комбінаційної схеми.
2. Провести дослідження впливу сигналів керування на роботу дешифратора.

Теоретичні положення.

Дешифратором називають логічну комбінаційну схему яка має n інформаційних входів та 2^n . Кожній комбінації логічних рівнів на входах буде відповідати активний рівень на одному з 2^n виходів. Кількість вхідних сигналів у переважній більшості дорівнює 2,3 або 4. Для дослідження буде використаний дешифратор 74138 який має 3 входи А, В, С і входить до набору стандартних елементів даної програми. На входи можна подати наступні комбінації логічних рівнів: 000,001,010,...111, всього 8 комбінацій. Загальний вигляд даної мікросхеми наведено на рис 3.1.

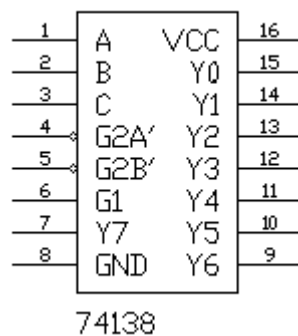


Рис. 3.1. Схема дешифратора 74138

У даної схеми існує єдиний вихід на якому буде формуватися активний (нульовий) рівень. Він залежить від числа N яке визначається станом входів А,В,С наступним чином: $N = C \cdot 2^2 + B \cdot 2^1 + A \cdot 2^0$. Наприклад, коли на входи подана комбінація логічних рівнів 101, то на виході Y5 Буде встановлено нульовий рівень сигналу ($Y5 = 0$), а всі інші виходи будуть мати рівень логічної одиниці. Принцип формування вихідного сигналу описується наступною системою рівнянь:

$$Y_i = \begin{cases} 0, & i = k \\ 1, & i \neq k \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A \end{cases}$$

Для наведеного приклада сигнал на виході Y5 описується виразом

$$Y5 = \overline{C \cdot \overline{B} \cdot A} = 0$$

Аналогічно можна записати вирази для кожного виходу дешифратора:

$$\begin{aligned} Y0 &= \overline{\overline{C} \cdot \overline{B} \cdot \overline{A}} & Y4 &= \overline{C \cdot \overline{B} \cdot \overline{A}} \\ Y1 &= \overline{\overline{C} \cdot \overline{B} \cdot A} & Y5 &= \overline{C \cdot \overline{B} \cdot A} \\ Y2 &= \overline{\overline{C} \cdot B \cdot \overline{A}} & Y6 &= \overline{C \cdot B \cdot \overline{A}} \\ Y3 &= \overline{\overline{C} \cdot B \cdot A} & Y7 &= \overline{C \cdot B \cdot A} \end{aligned}$$

Крім інформаційних входів дешифратори мають додаткові входи керування G. Сигнали на даних входах дозволяють нормальне функціонування дешифратора або переводять його у пасивний стан при якому незалежно від стану на інформаційних входах на всіх виходах встановлюється рівень активної логічної одиниці. Таким чином існує деяка функція дозволу значення якої визначається станом входів керування.

Вхід дозволу дешифратора може бути прямим чи інверсним. У дешифраторів з прямим дозволом активним рівнем є рівень логічної одиниці, у дешифраторів з інверсним рівнем активний рівень – рівень логічного нуля.

Дана схема має один прямий вхід керування G1 та два інверсних G2A, G2B для керування функціями виходу Y0...Y7. Рівняння, що описують роботу даної схеми мають наступний вигляд

$$Y_i = \begin{cases} \overline{1 \cdot G}, & i = k \\ 1, & i \neq k \end{cases}, \quad G = G1 \cdot \overline{G2A} \cdot \overline{G2B}.$$

$$k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A$$

Входи керування G1, G2A, G2B використовують для збільшення розрядності дешифратора або при паралельній роботі декількох схем на загальні вихідні лінії.

Рівняння реального сигналу дозволу G визначається формулою

$$G = G1 \cdot \overline{G2A} \cdot \overline{G2B}$$

Порядок виконання роботи.

1. Дослідження роботи дешифратора у основному режимі

1. Для проведення досліджень необхідно зібрати схему на рис. 3.2.
2. Після вмикання схеми треба подати на вхід G1 рівень логічного нуля шляхом встановлення перемикача D в нижнє положення. При цьому всі індикатори на виході дешифратора будуть вимкнені тобто будуть мати червоний колір. Після переведення вимикача D в верхнє положення дешифратор

буде реагувати на сигнали входу. Створюючи на вході дешифратора всі можливі комбінації вхідних рівнів за допомогою ключів та визначаючи за допомогою логічних пробників рівні логічних сигналів на виході схеми заповніть таблицю істинності (табл.3.1).

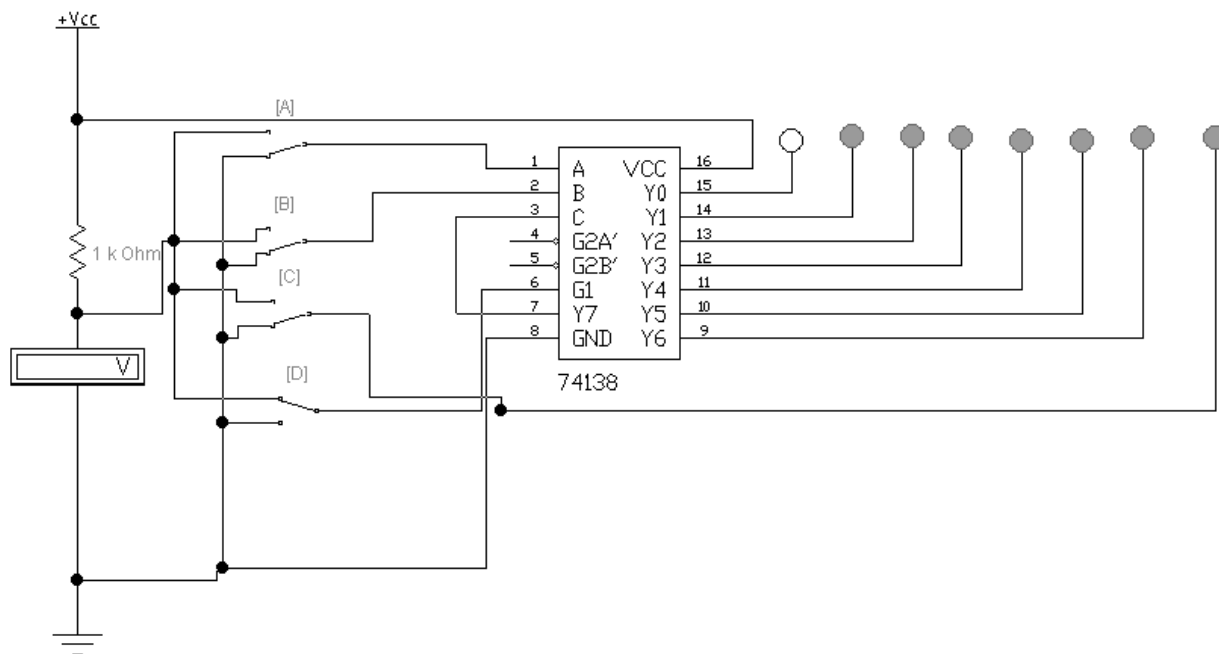


Рис. 3.2. Схема для дослідження дешифратора.

Експеримент 1. Дослідження роботи дешифратора у основному режимі

Таблиця 3.1 – Експеримент 1

C	B	A	G1	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	1								
0	1	1	1								
0	0	1	1								
0	1	1	1								
1	1	1	1								
1	0	0	1								
1	0	1	1								
1	1	0	1								
1	1	1	1								

2. Дослідження роботи дешифратора у 3x8 в режимі 2x4

1. Для проведення досліджень необхідно зібрати схему на рис. 3.1.
2. Після вмикання схеми треба подати на вхід C рівень логічного нуля. Змінюючи рівні сигналів на входах A,B та спостерігаючи зміну сигналів на виході дешифратора треба заповнити таблицю істинності (табл. 3.2).

3. Повторіть п.2 при $C=1$ для чого підключить вхід C до логічної одиниці. Заповніть таблицю істинності (табл.. 3.3).

4. Повторіть п. 2 при $B=0$, а на входи A,C подавати всі можливі комбінації логічних рівнів. Заповніть таблицю істинності (табл.. 3.4)

Експеримент 2. Дослідження роботи дешифратора 3×8 в режимі 2×4 .

Таблиця 3.2 – Експеримент 2

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	1	1								
0	0	1								
0	1	1								

Експеримент 3. Дослідження роботи дешифратора 3×8 в режимі 2×4 ($C=1$)

Таблиця 3.3 – Експеримент 3

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	1	1								
0	0	1								
0	1	1								

Експеримент 4. Дослідження роботи дешифратора 3×8 в режимі 2×4 ($B=0$)

Таблиця 3.4 – Експеримент 4

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	1	1								
0	0	1								
0	1	1								

Контрольні запитання

1. Призначення та принцип роботи дешифратора.
2. Які логічні функції виконує дешифратор.
3. Рівняння для опису роботи дешифратора.
3. Призначення додаткових входів функції дозволу.
4. Який рівень сигналів формуються на виході дешифратора.
5. Призначення додаткових входів для керування дешифратора.
6. Який вид має схема дешифратора в базисі I,АБО, НІ ?
7. Як створити з двох дешифраторі 2×4 дешифратор 3×8 ?
8. Як на основі дешифратора 2×4 створити схему що буде фіксувати збіг двох бітів ($A=B=1$, $A=B=0$).

ЛАБОРАТОРНА РОБОТА №4

ДОСЛІДЖЕННЯ НАПІВСУМАТОРІВ.

Мета роботи

1. Вивчити структуру логічної схеми виключаючого АБО.
2. Вивчити структуру та алгоритм роботи напівсуматора

Теоретичні положення.

Елементи простих логічних функцій, об'єднуючись між собою, створюють складні схеми. Деякі найбільш вживані комбінації отримали назви та почали використовуватись як стандартні блоки більш складних плат, що також спрощує сприйняття монтажних схем. Прикладом таких логічних функцій є «виключаче або», напівсуматор та суматор.

Виключаюче або (складання по модулю 2) – це бінарна операція, результат дії якої дорівнює 1, якщо кількість одиничних сигналів, які додаються, непарне, для парної кількості таких сигналів, результат 0.

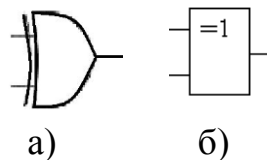


Рис. 4.1. Позначення виключаючого АБО (американський стандарт (а) та стандарт країн СНГ (б)).

Функція виключаючого або складається з логічних операторів, позначених на схемі (рис.4.2).

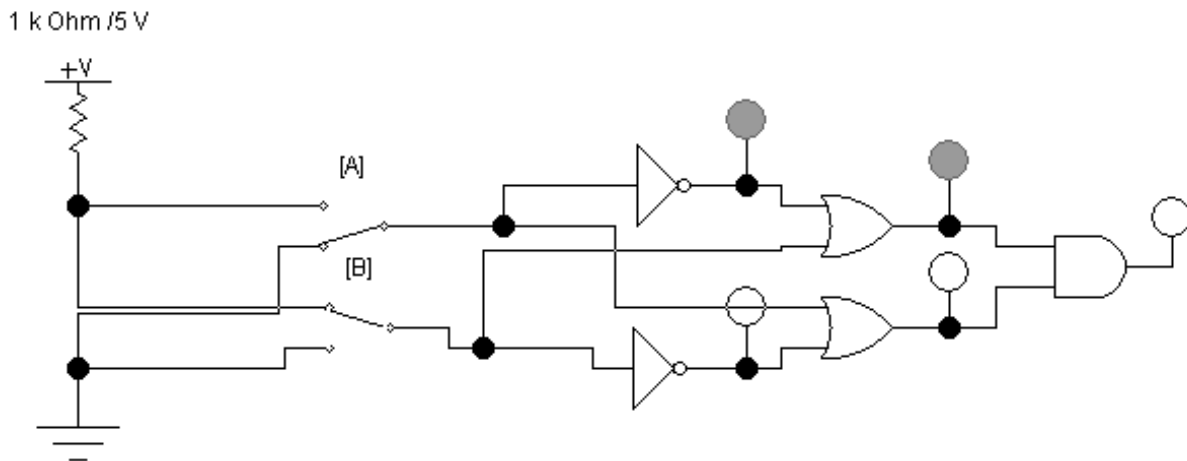


Рис. 4.2. Структурна схема виключаючого АБО.

Функція «виключаюче або» є складовою частиною напівсуматора. Іншою складовою частиною є операція «ТА», яка враховує перенос у старший розряд. Напівсуматор - це комбінаційний пристрій з двома входами та виходами, виконуючий операцію додавання двох однорозрядових чисел у відповідності до таблиці істинності, де А та В – вхідні однорозрядові числа, S – вихід суми, Р –

вихід переносу в старших розряд. На відмінність від суматора, напівсуматор не враховує перенос з молодших розрядів, тому він і не є суматором в повному значенні операції додавання.

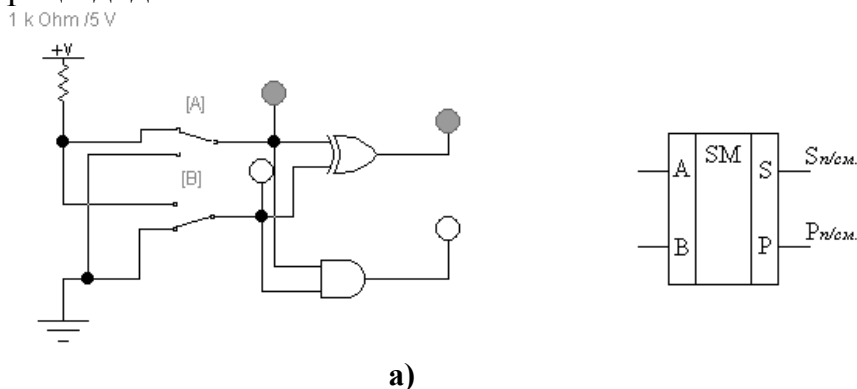


Рис. 4.3. Структурна схема напівсуматора (а), умовне позначення напівсуматора(б).

Порядок виконання роботи.

1. Дослідження функції виключаючого або та напівсуматора

1. Для дослідження цієї функції необхідно зібрати схему що наведена на рис.4.4

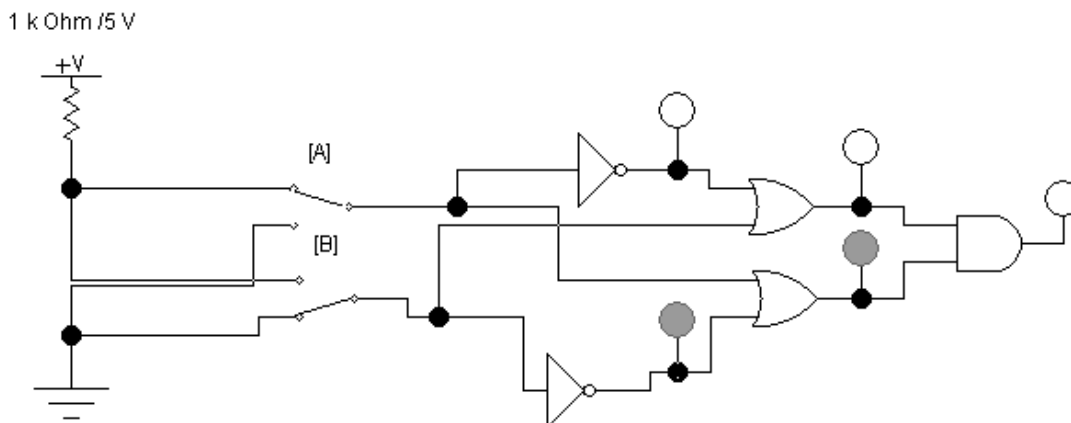


Рис. 4.4. Схема для дослідження функції виключаючого АБО

2. Після вмикання схеми необхідно подати на її вхід всі можливі комбінації сигналів і проаналізувати сигнал на її виході.

3. Результати дослідження занести у табл.4.1.

Таблиця 4.1 – Експеримент дослідження функції виключаючого АБО

Вхідний сигнал		Вихідний сигнал
A=0	B=0	
A=1	B=0	
A=0	B=1	
A=1	B=1	

4. За результатами дослідження записати рівняння логічної функції даної схеми. Шляхом аналізу результатів досліджень, що наведені у таблиці 4.1, перевірити виконання логічного рівняння $a \oplus b$.
5. Повторити пункти 1-3 для дослідження напівсуматора.

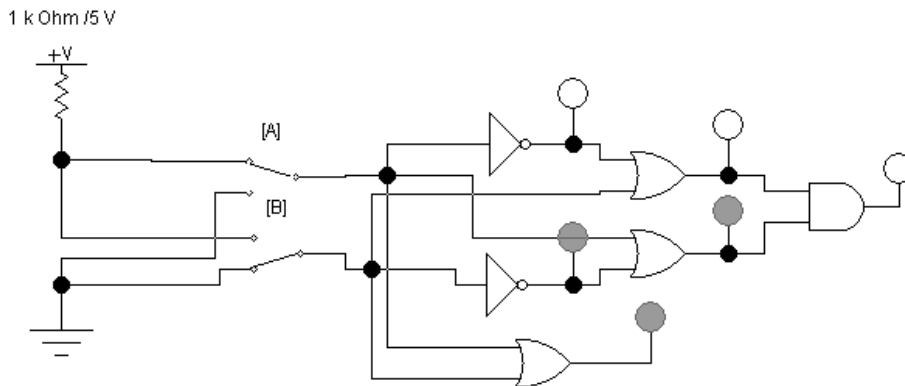


Рис. 4.5. Схема для дослідження напівсуматора.

Таблиця 4.2 – Дослідження роботи напівсуматора

Вхідний Сигнал		Вихідний сигнал
A=0	B=0	
A=0	B=1	
A=1	B=0	
A=1	B=1	

Контрольні запитання

1. З чого складається напівсуматор?
2. В чому відмінність напівсуматора та функції «виключаюче АБО»?
3. Описати операцію «виключаючого АБО».
4. Яке призначення в напівсуматорі має функція «ТА»?
5. Як в напівсуматорі враховується перенос між розрядами?
6. За допомогою якою функції враховують перенос в старший розряд?
7. Як виконується перехід від двійкової до десяткової системи числення та навпаки

ЛАБОРАТОРНА РОБОТА №5

ДОСЛІДЖЕННЯ РОБОТИ СУМАТОРІВ.

Мета роботи

1. Вивчити структуру логічної схеми та принцип дії суматора однорозрядового.
2. Провести дослідження на 4-розрядовому суматорі.

Теоретичні положення.

Суматор є складною логічною функцією, яка виконує операцію додавання двох чисел у двійковій системі числення. До складу однорозрядового суматора, та кожного додаткового розділу суматора, входять два напівсуматора та одна операція «АБО», кожен напівсуматор в свою чергу складається з двох функцій «виключаючого АБО» та двох операцій «ТА».

Суматор використовується як елемент більш складних мікросхем в електрообчислюваній техніці, комп'ютерах та іншому обладнанні, яке використовує мікросхеми. Структурна схема суматора зображена на рис. 5.1.

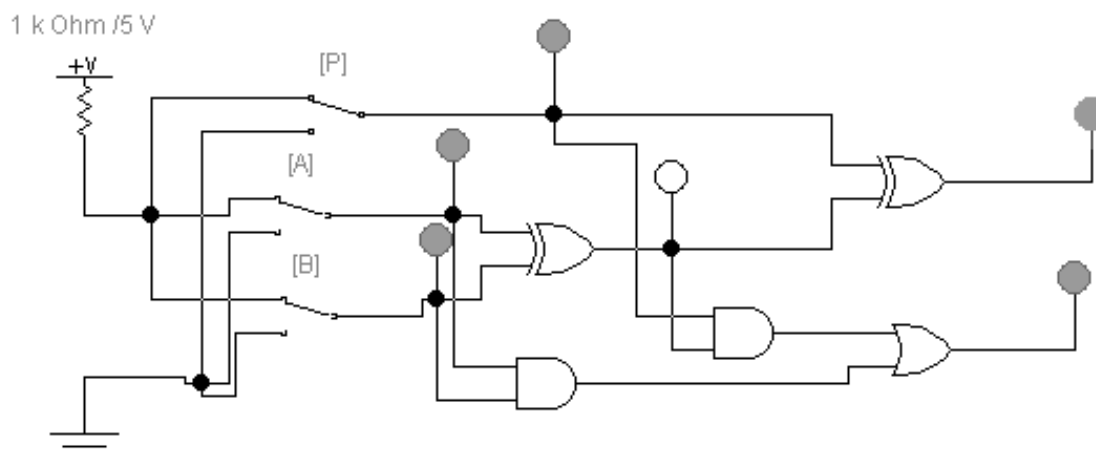
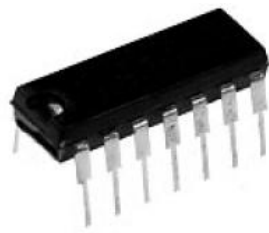


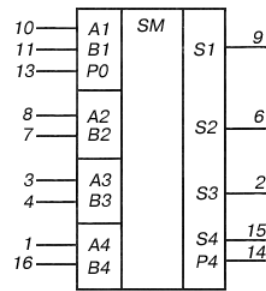
Рис. 5.1. Структурна схема однорозрядного суматора.

Слід зазначити, що існує багато мікросхем, які можуть виконувати операцію сумування. Такі мікросхеми різняться за напругою та струмом живлення, швидкістю виконання операції та кількістю впроваджених операцій. Для створення пристрою для виконання сумування двох 4-х розрядових чисел можна використовувати чи дві мікросхеми К155ИМ2, чи одну К155ИМ3. Нами була обрана одна мікросхема К155ИМ3.

Якщо числа мають кількість розрядів більшу за кількість розрядів суматора, то суматори з'єднують послідовно, набираючи необхідну кількість розрядів. Наприклад мікросхема К155ИМ3 (чотирьохрозрядовий суматор) відповідає двом мікросхемам К155ИМ2 (дворозрядовий суматор), з'єднаним послідовно.



(а)



(б)

Рис. 5.2. Мікросхема К155ИМ3 (чотирьохрозрядний суматор). Зовнішній вигляд (а), умовне графічне позначення (б) .

Порядок виконання роботи.

Дослідження роботи суматора

Для дослідження цієї функції необхідно зібрати схему що наведена на рис.5.1. Після вмикання схеми необхідно подати на її вхід всі можливі комбінації сигналів і проаналізувати сигнал на її виході. Результати занести в таблицю 5.1.

Таблиця 5.1 – Дослідження роботи суматора

Вхідний Сигнал			Вихідний сигнал	
A=0	B=0	P=0	S=	P=
A=0	B=1	P=0	S=	P=
A=1	B=0	P=0	S=	P=
A=1	B=1	P=0	S=	P=
A=0	B=0	P=1	S=	P=
A=0	B=1	P=1	S=	P=
A=1	B=0	P=1	S=	P=
A=1	B=1	P=1	S=	P=

Вивчити роботу 4-х розрядового суматора, зображеного на рис. 5.3..

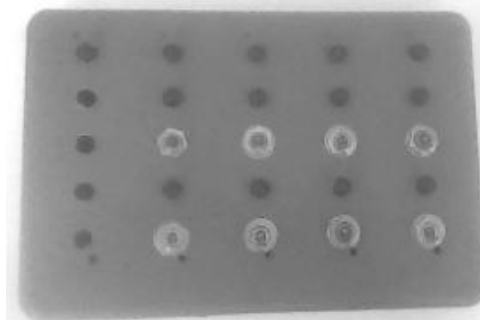


Рис. 5.3. Зображення пульта керування суматором.

Виконати додавання чотирьох комплектів чисел (A1, A2, A3, A4; B1, B2, B3, B4), значення яких вказує викладач (A1, A2, B1, B3 – додатні, інші від’ємні різних значень). Додавання від’ємних чисел проводити в додатнім коді. Результати занести в таблицю 5.2.

Таблиця 5.2 – Дослідження роботи 4-х розрядового суматора

№	Число А в десятковій системі	Число А в десятковій системі	Число В в десятковій системі	Число В в десятковій системі	Результат в двійковій системі	Результат в десятковій системі
1						
2						
3						
4						

Контрольні запитання

1. Що називають суматором.
2. Де використовуються суматори.
3. Що розуміють під розрядністю суматора.
3. Як формується додатний код.
4. З яких логічних елементів складається суматор.
5. Описати призначення функції переносу в старший розряд, які значення приймали числа, які додаються, якщо перенос дорівнює одиниці, нулю.
6. Як, використовуючи мікросхему К155ИМ2 (рис.5.2.), створити 4-х розрядний суматор?
7. Скільки входів має однорозрядний суматор?
8. Якою напругою відбувається живлення мікросхеми К155ИМ2?

ЛАБОРАТОРНА РОБОТА №6

ДОСЛІДЖЕННЯ ЦИФРО-АНАЛОГОВО ПЕРЕТВОРЮВАЧА

Мета роботи

1. Визначення принципу побудови цифро - аналогова перетворювача.
2. Провести дослідження його роботи з використанням програми EWB.

Теоретичні положення.

Цифро - аналоговий перетворювач (ЦАП) – це пристрій для перетворення цифрового коду у аналоговий сигнал пропорційний значенню коду. Вони

використовуються для зв'язку цифрових керуючих систем з приладами, що потребують для свого керування аналоговий сигнал. Крім того ЦАП може бути складовою частиною і інших електронних приладів.

ЦАП можна характеризувати функцією перетворення що пов'язує зміну цифрового коду із зміною струму або напруги на його виході і яка має вигляд

$$U_{ВИХ} = \frac{U_{МАХ}}{N_{МАХ}} N_{ВХ} ,$$

де $U_{ВИХ}$ – значення вихідної напруги що відповідає цифровому коду який подається на входи ЦАП,

$U_{МАХ}$ – максимальна вихідна напруга що відповідає максимальному значенню кода $N_{МАХ}$.

Кожний ЦАП має відповідний коефіцієнт цифро - аналогова перетворення $K_{ЦАП}$ що визначається формулою

$$K_{ЦАП} = U_{МАХ} / N_{МАХ} .$$

Якщо величину $N_{ВХ}$ представити через значення ваги розрядів то функцію перетворення можна записати наступним чином

$$U_{ВИХ} = K_{ЦАП} \sum_1^n A_i U_i ,$$

де i – номер розряду вхідного коду $N_{ВХ}$; A_i – значення i -го розряду (нуль або одиниця); U_i – вага i -го розряду; n – кількість розрядів ЦАП.

Вага розряду визначається наступною формулою

$$U_i = U_{ОП} / 2^n ,$$

де $U_{ОП}$ – зовнішня опорна напруга ЦАП.

Технічна реалізація ЦАП полягає у створенні електронного приладу який може реалізувати функцію сумування струму або напруги. Сучасні принципи побудови ЦАП базуються на принципі сумування струмів які мають відповідну вагу. Розглянемо побудову ЦАП із виваженими струмами (рис.6.1.).

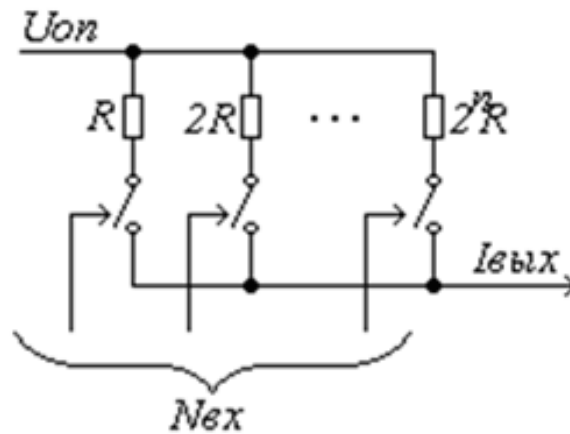


Рис. 6.1. ЦАП із виваженими струмами

Даний ЦАП складається з набору резисторів (резистивної матриці) які підключаються відповідними ключами. Кількість ключів та резисторів дорівнюють відповідно кількості розрядів ЦАП. Номінали резисторів обираються відповідно двійкового закону. Наприклад, якщо $R=10$ Ом, то $2R=20$ Ом, $4R=40$ Ом і т.д. При підключенні джерела напруги та замиканні ключів через кожний резистор буде іти струм значення якого залежить від ввімкненого резистора. Ввімкнення ключів відбувається відповідно вхідного коду.

Недоліком даної схеми є те що струм, який відбирається від джерела напруги, змінюється залежності від коду. Тому такий метод можна використовувати тільки для джерел живлення з низьким вхідним опором. Для виключення цього недоліку запропонована схема з ключами що перемикаються (рис. 6.2.).

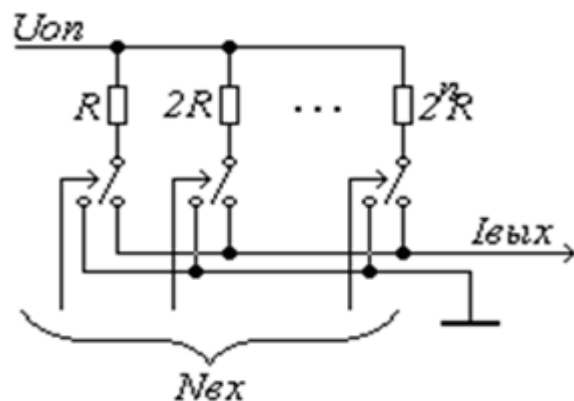


Рис. 6.2. ЦАП із ключами що перемикаються.

В даній схемі при перемиканні ключів загальний опір навантаження на джерело живлення не залежить від ввімкненого коду. Через кожний резистор струм тече постійно незалежно від положення ключа і загальний струм джерела живлення також не змінюється.

Загальним недоліком цих структур є те що має місце велике співвідношення між найменшим та найбільшим номіналом матриці що

потребує індивідуальну підгонку кожного резистора і в інтегральному виконанні не можна забезпечити кількість розрядів більше 10.

Від вказаних недоліків вільні структури на основі резистивних матриць R-2R наведена на рис.6.3.

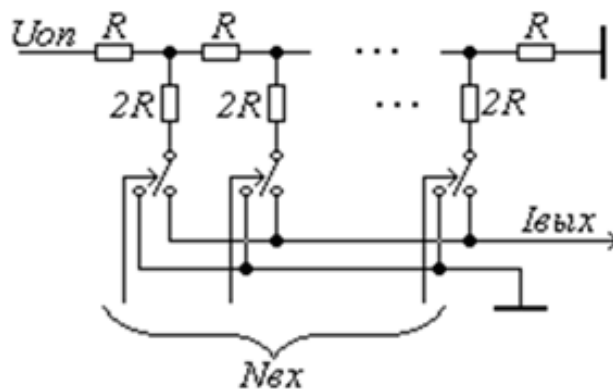


Рис. 6.3. ЦАП із матрицею R-2R.

При такій структурі струм у кожній наступній паралельній гілці менше ніж у попередній в два рази. Використання тільки двох номіналів резисторів дозволяє досить просто здійснювати підгонку їх значень.

Вихідний струм кожної розглянутої структури пропорційний не тільки величині вхідного струму але і величині опорної напруги. Тому такі ЦАП мають назву перемножуючі. Інтегральні технології дозволяють формувати на кристалі резистори що відповідають вимогам за точністю.

Порядок виконання роботи.

1 Запустити програму Electronics Workbench.

2 Зібрати схему ЦАП із двійково-зваженими опорами (рис.6.4.). Значення ваги кожного розряду задається струмом відповідного резистора. Молодший розряд вмикається клавішею 1 і має найменший струм. Старший розряд вмикається клавішею 8 і забезпечує найбільший струм.

3. Встановивши мінімальне значення опору амперметра перевірити правильність перетворення цифрового коду у аналоговий сигнал.

4. Ввести у схему додатковий опір R що відтворює внутрішній опір джерела живлення. Перевірити кодові комбінації і визначити похибку перетворення кодових комбінацій за формулою

$$\Delta_i = I_{Ti} - I_R,$$

де Δ_i – похибка і її комбінації коду, I_{Ti} – значення струму для ідеального джерела напруги, I_R – значення струму для джерела напруги з внутрішнім опором.

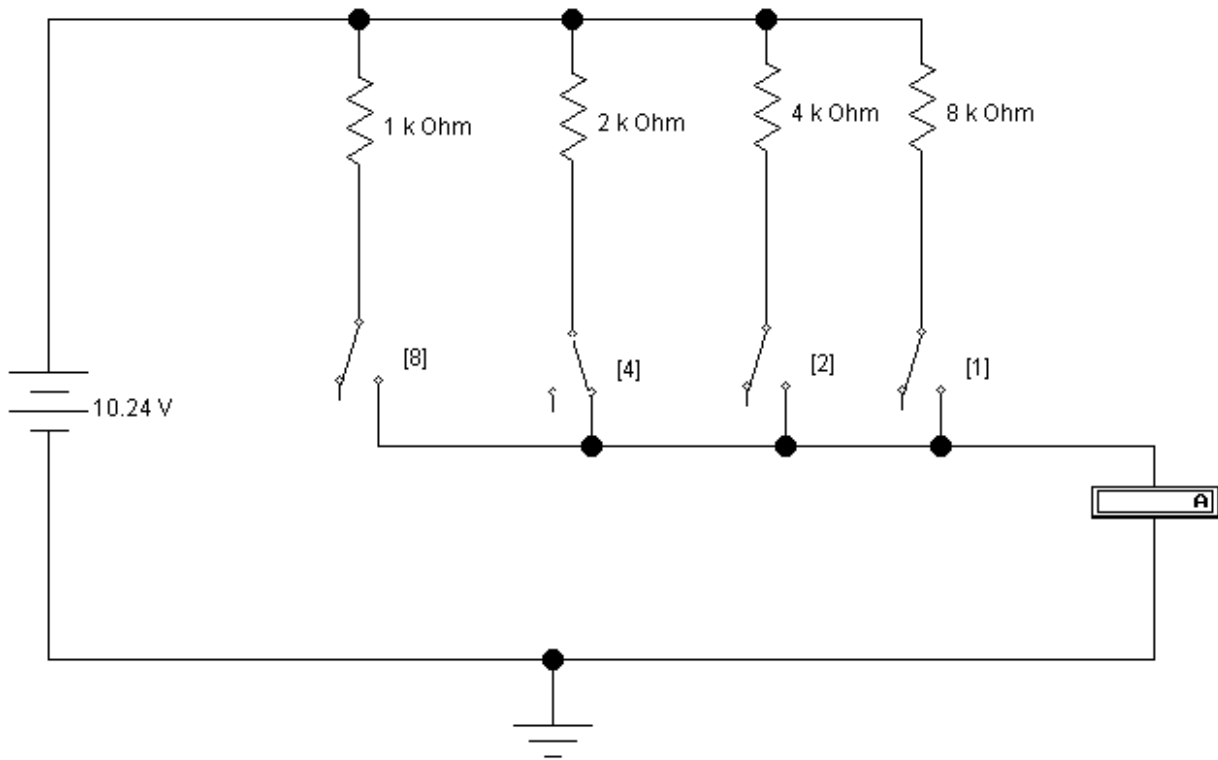


Рис. 6.4. Схема для проведення досліджень.

4 Зібрати схему ЦАП із двійково-зваженими опорами за схемою (рис.6.5.). Значення ваги кожного розряду задається струмом відповідного резистора.

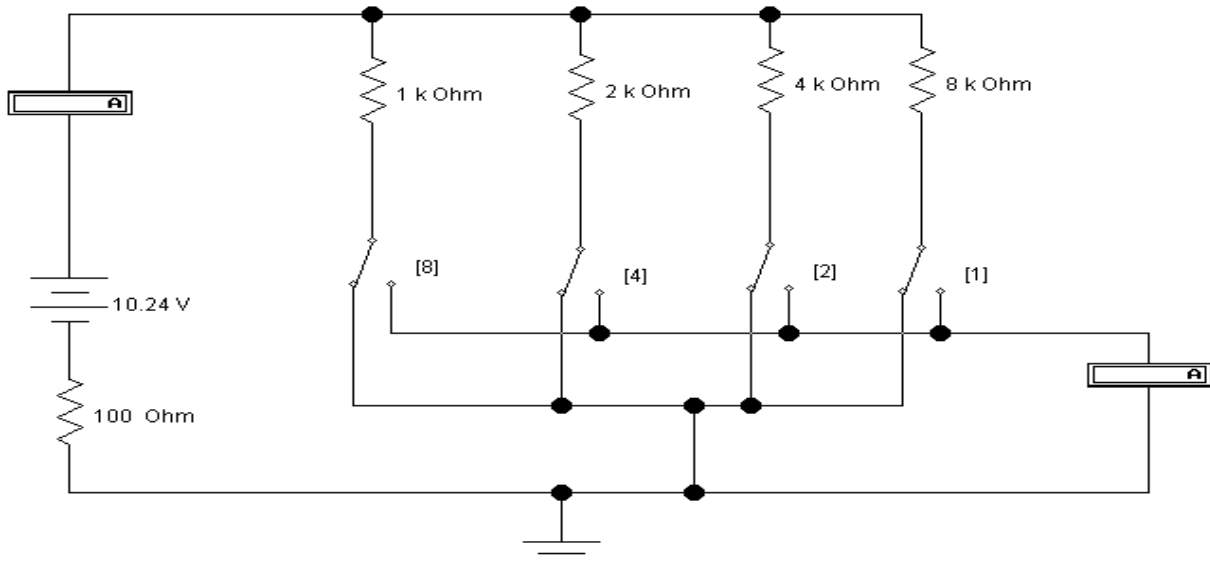


Рис. 6.5. Схема для проведення досліджень.

Молодший розряд вмикається клавішею 1 і має найменший струм. Старший розряд вмикається клавішею 8 і забезпечує найбільший струм.

5. Перемикаючі ключі записати значення струму для різних кодових комбінацій на виході ЦАП і на загальному амперметрі. Записати отримані значення у таблицю.

6. Зібрати схему ЦАП із двійково-зваженими опорами за схемою (рис.6.6.).

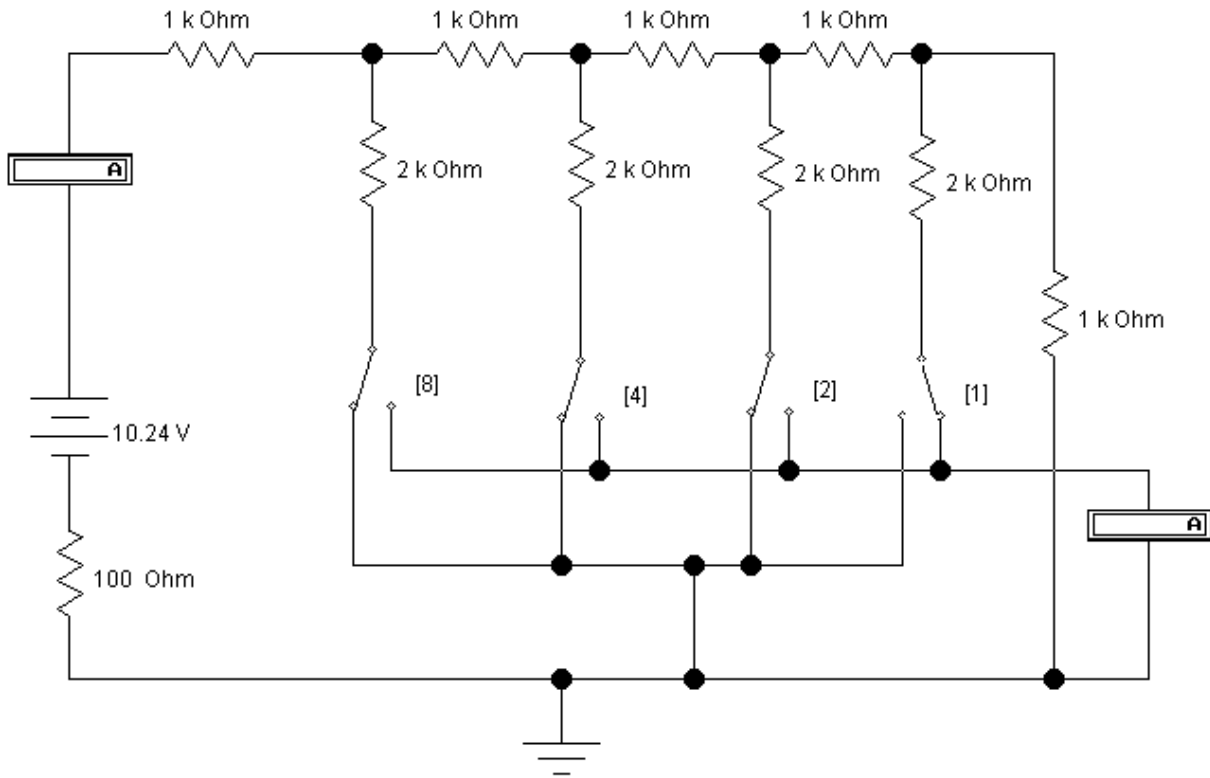


Рис. 6.6. Схема для проведення досліджень.

7. Задаючи різні кодові комбінації шляхом перемикання ключів записати значення струму для них на виході ЦАП і на загальному амперметрі відповідно для кожної розглянутої схеми. Записати отримані значення у таблицю.

Контрольні запитання.

1. Призначення цифро - аналогово перетворювача.
2. Принципи перетворення цифрового коду у аналоговий сигнал.
3. Що являє собою резистивна матриця?
4. Які існують види резистивних матриць?
5. Призначення перемикаючого ключа.
6. Як змінюються навантаження на джерело живлення при використанні перемикаючих ключів?

ЛАБОРАТОРНА РОБОТА №7

ДОСЛІДЖЕННЯ -АНАЛОГОВО ЦИФРО ПЕРЕТВОРЮВАЧА

Мета роботи

1. Визначення принципу побудови аналого - цифро - перетворювача.
2. Провести дослідження його роботи з використанням програми EWB.

Теоретичні положення.

Аналого - цифровий перетворювач (АЦП) це пристрій для перетворення аналогового сигналу в код, над яким мікропроцесор та програмне забезпечення може виконувати відповідні дії. Існують різні типи АЦП які відрізняються принципами дії та схемо технічними рішеннями.

Аналоговий сигнал є неперервна функція часу і у АЦП він перетворюється у послідовність цифрових значень. Процес перетворення включає три основних операції: вибірку (дискретизацію), квантування та кодування сигналу. Процедура вибірки – вибірка значень вхідної аналогової величини у деякий заданий момент часу, тобто відбувається дискретизація сигналу у часі. Частота дискретизації – один із основних показників якості роботи АЦП. Фактично така операція еквівалентна миттєвій фіксації вибірки з неперервного сигналу $S(t)$ в моменти часу $t=nT$. Практично таку дискретизацію здійснити неможливо тому в реальних приладах запам'ятовують значення сигналу на час перетворення АЦП.

Після дискретизації сигналу здійснюється його квантування та кодування. На цьому етапі за заданим значенням сигналу $S(nT)$, будується цифровий кодований сигнал $S_c(nT)$. Цифровий сигнал описується гратковою функцією яка є ще і квантованою тобто вона може приймати лише ряд дискретних

Процес квантування - округлення до деяких відомих величин (рівнів квантування) отриманих у дискретні моменти часу значень аналогової величини.

У даному випадку на якість аналого-цифрового перетворення впливає кількість рівнів квантування, використовуваних для заміни безперервного аналогового сигналу на цифровий сигнал/

Процес аналого-цифрового перетворення показаний на рисунку 7.1.

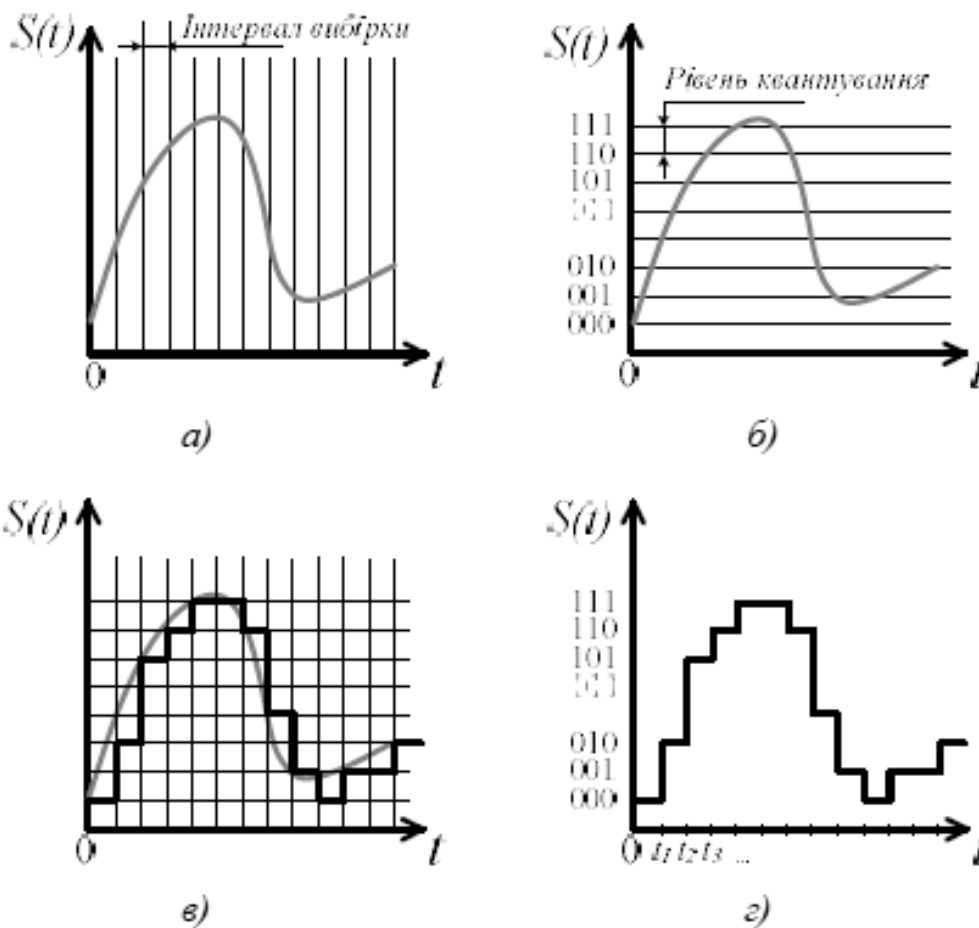


Рис. 7.1. Перетворення аналогового сигналу у цифровий: а) процедура вибірки; б) процес квантування; в) вибірки і квантування; г) цифровий сигнал.

Обґрунтування цієї вимоги розглянуто на прикладі квантування сигналу синусоїди. На рисунку 7.2. наведений випадок, коли період сигналу T і інтервал дискретизації вибірки збігаються. У результаті виходить, що сигнал не змінюється в часі і відповідно не відображає форми початкового сигналу.

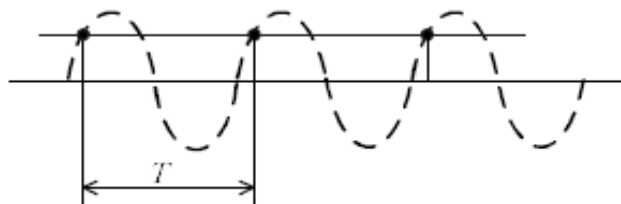


Рис. 7.2. Приклад квантування синусоїди.

Зменшимо інтервал дискретизації вибірки до половини періоду сигналу, як показано на рисунку 7.3. У цьому випадку є імовірність набрати тільки нульових значень сигналу.

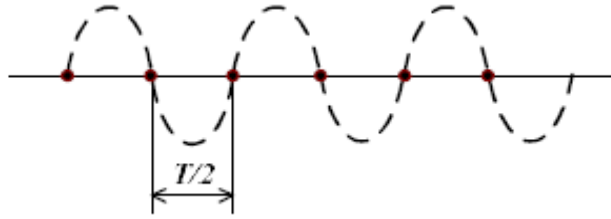


Рис. 7.3. Квантування синусоїди для часу $T/2$.

Звузимо інтервал дискретизації вибірки – візьмемо менший, ніж $T/2$ (рис.7.4.).

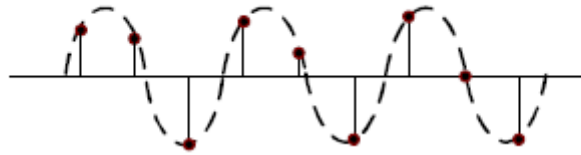


Рис. 7.4. Квантування для часу меншого ніж $T/2$.

При такій вибірці вже можливо отримати уявлення про форму сигналу. Отже, інтервал дискретизації вибірки повинен бути менший половини періоду.

Тоді для сигналу із максимальною частотою f частота дискретизації повинна бути більшою, ніж $2f$. Ця частота дискретизації називається частотою Найквіста.

Правило вибору інтервалу дискретизації вибірки відображається в теоремі Котельникова.

Теорема Котельникова (теорема відліків, теорема Найквіста - Шенона) свідчить, що якщо аналоговий сигнал має обмежений по ширині спектр, то він може бути відновлений однозначно і без втрат за своїми дискретними відліками, узятими із частотою строго більше подвоєної верхньої (максимальної) частоти.

Існує декілька типів архітектури АЦП які використовуються в залежності від потреб перетворення. Наприклад, у цифровому осцилографі використовується висока частота дискретизації але не потрібне велике розділення. У цифрових вимірювальних приладах не потрібна велика частота дискретизації але необхідне велике розділення. Системи збору даних загального призначення за частотними вимогами займають середнє місце між осцилографами і цифровими вимірювальними приладами. Для рішення задач які потребують великої швидкості обробки інформації використовують паралельні АЦП. Також застосовують АЦП послідовного приближення або сигма-дельта АЦП. На рис. 7.5. зображено можливі основні архітектури АЦП в залежності від розподілення та частоти дискретизації.

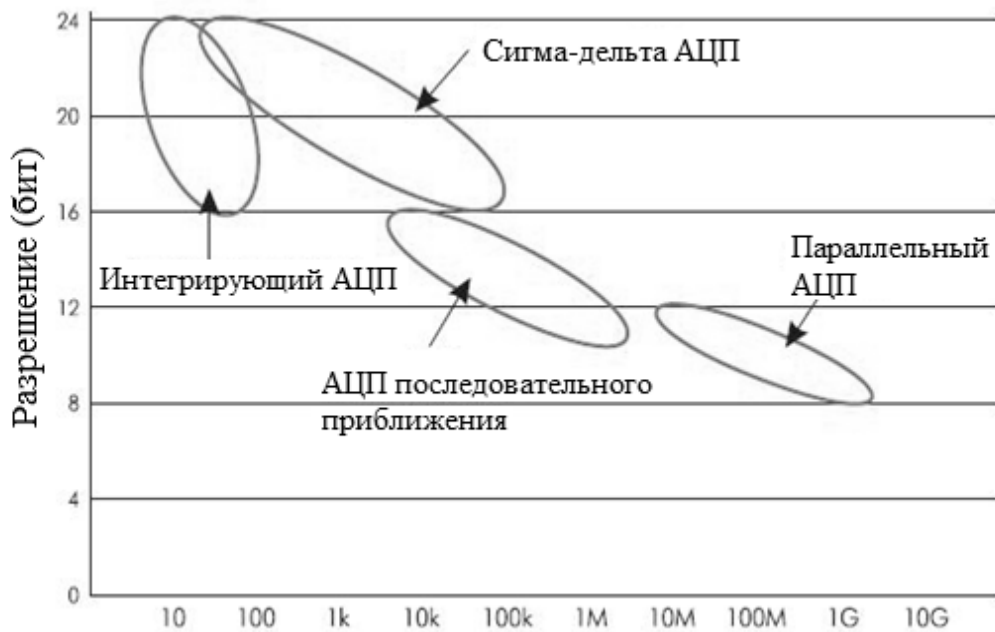


Рис. 7.5. Типи АЦП – розділення в залежності від частоти дискретизації.

Розглянемо детальніше паралельний АЦП який використовується при дослідженні високочастотних сигналів. Як правило ці АЦП мають розділення до 8 або 10 розрядів. Спрощена структурна схема трирозрядного АЦП наведена на рисунку 7.6. Вона складається з компараторів (схем порівняння) кожний з яких порівнює вхідну напругу з індивідуальною опорною напругою. Така опорна напруга для кожного компаратора формується на вбудованому прецизійному резистивному поділювачі. Опорна напруга джерелом живлення $+V_{REF}$. Значення опорних напруг починаються із значення що дорівнює половині молодшого значущого розряду (LSB) і збільшуються при переході до кожного наступного компаратора з кроком що дорівнює $V_{REF}/2$. Тому для 3-х розрядного АЦП необхідно 23-1 або сім компараторів. Для 8-розрядного АЦП необхідно вже 255 компараторів. Із збільшенням вхідної напруги компаратори послідовно встановлюють свої виходи в логічну одиницю замість логічного нуля. На рисунку 12 вхідна напруга попадає у інтервал між V_3 та V_4 і таким чином 4 нижніх компараторів мають на виході «1», а верхні компаратори «0». Дешифратор перетворює (23-1) розрядне цифрове слово у 3 виходів компаратора у двійковий 3-х розрядний код.

Стан компараторів та вихідний сигнал в залежності від рівня вхідної напруги наведено у таблиці 7.1.

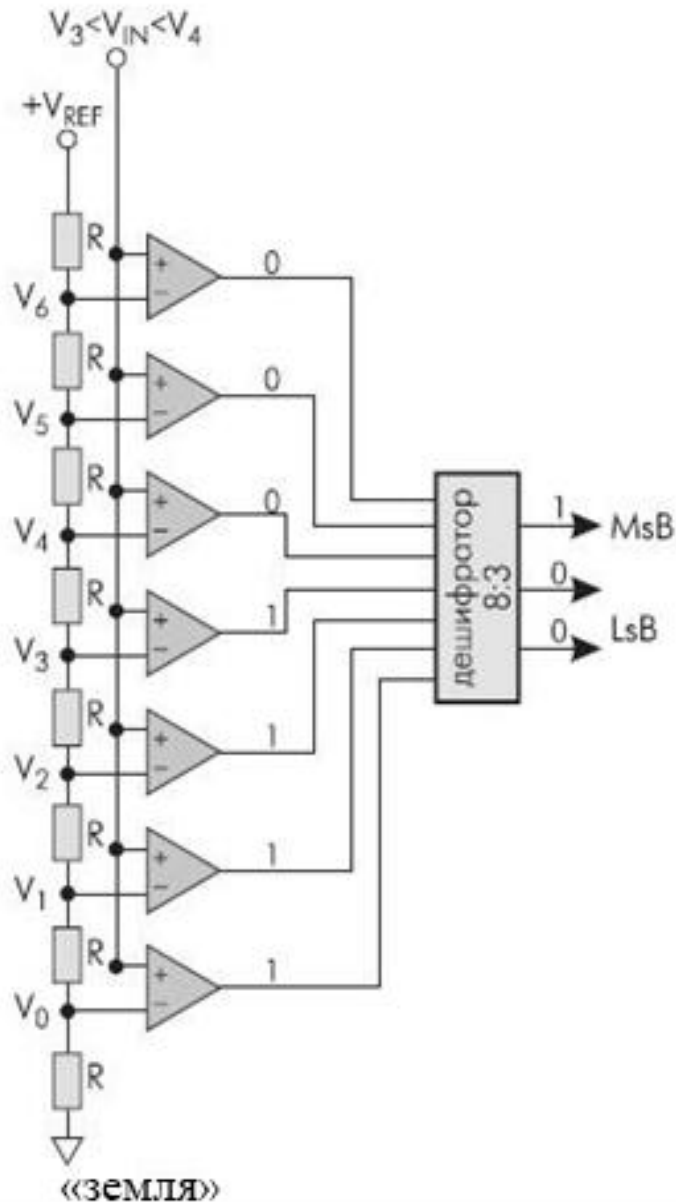


Рис. 7.6. АЦП паралельного претворення.

Розглянутий спосіб паралельного кодування забезпечує найбільшу швидкість перетворення. Воно здійснюється за один такт і обмежене лише швидкістю компараторів та затримкою на дешифраторі.

Порядок виконання роботи.

- 1 Запустити програму Electronics Workbench.
- 2 Зібрати схему АЦП що зображена на рис. 7.7.
3. Змінюючи значення вхідної напруги записати значення кодових комбінацій що відтворюються на світлодіодному індикаторі та на вольтметрі.
4. Зібрати схему АЦП що зображена на рисунку 7.8. Змінюючи частоту дискретизації та вхідного сигналу перевірити на осцилографі якість його відтворення. Встановити частоти при яких виникає суттєва похибка відтворення сигналу.

Таблиця 7.1. - Стан компараторів та вихідні сигнали АЦП

Вхідна напряга	Входи дешифраторів (Д)							Виходи Д		
	К7	К6	К5	К4	К3	К2	К1	Q2	Q1	Q2
U _{вх} /Q	К7	К6	К5	К4	К3	К2	К1	Q2	Q1	Q2
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	1
2	0	0	0	0	0	1	1	0	1	0
3	0	0	0	0	1	1	1	0	1	1
4	0	0	0	1	1	1	1	1	0	0
5	0	0	1	1	1	1	1	1	0	1
6	0	1	1	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1

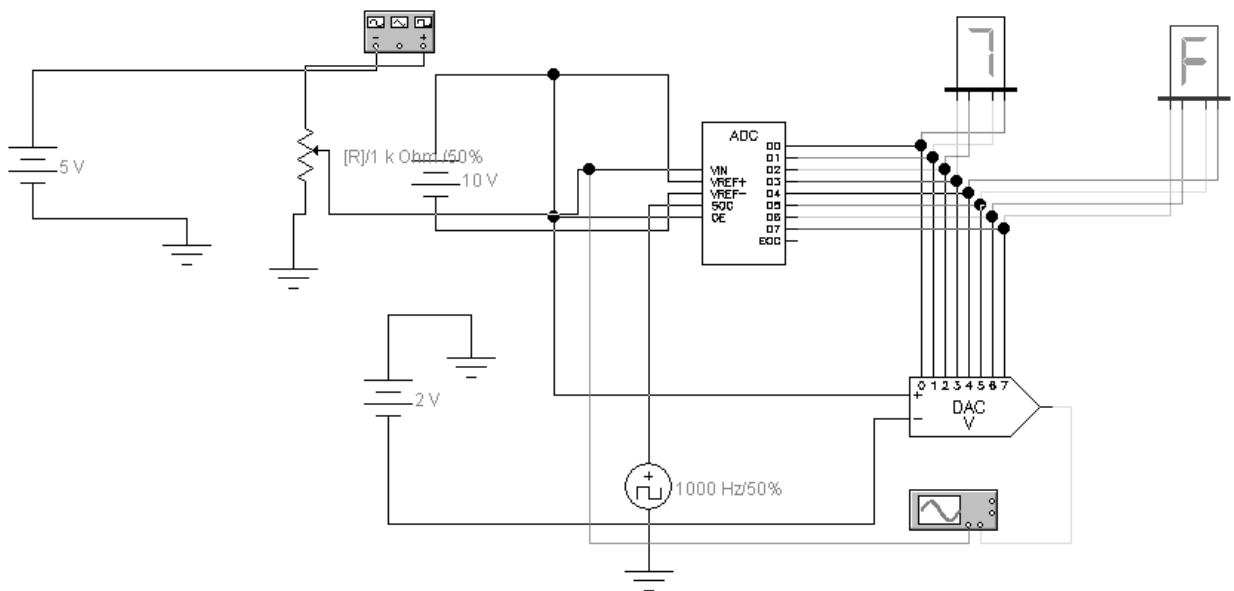


Рис. 7.7. АЦП.

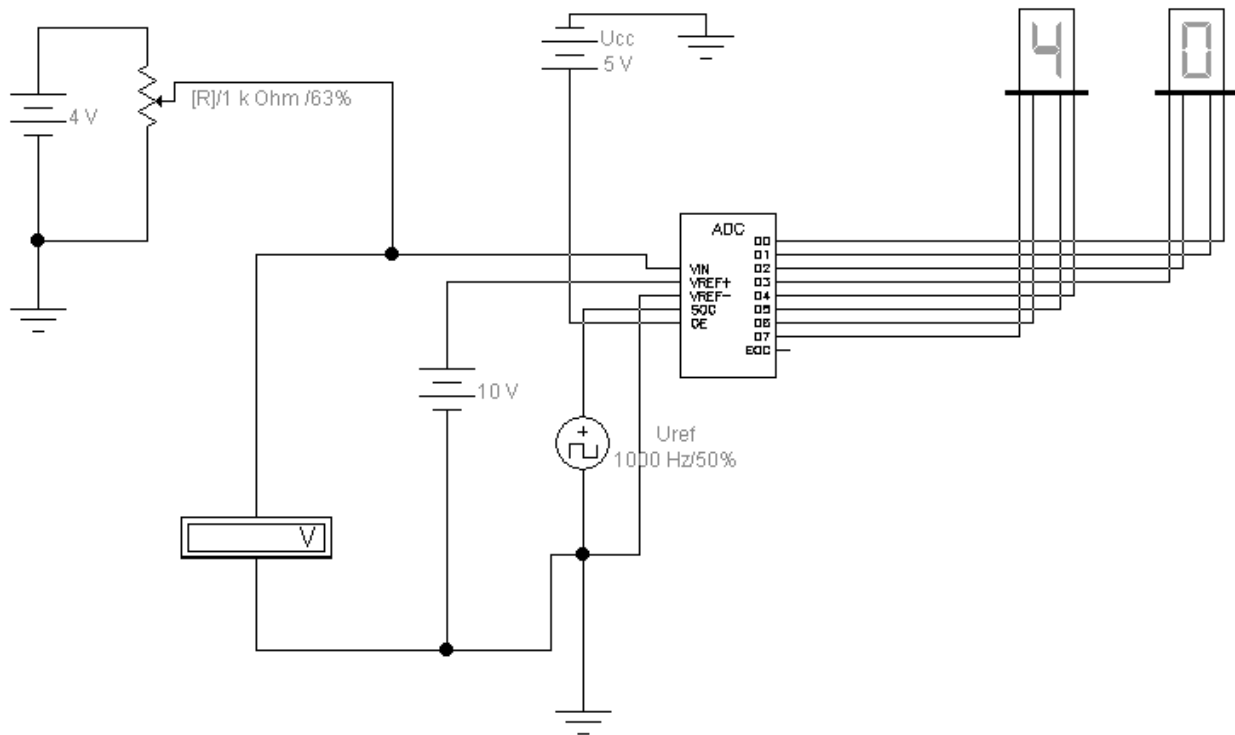


Рис. 7.8. Схема для проведення досліджень

Контрольні запитання.

1. Призначення σ – аналого - цифрового перетворювача.
2. Принципи перетворення аналогова сигналу у цифровий код.
3. Що являє собою компаратор напруги.?
4. Призначення дешифратора.
5. Що називається дискретизацією сигналу ?
6. Що називається квантуванням сигналу ?
7. Які види АЦП існують?

ЛАБОРАТОРНА РОБОТА 8

ДОСЛІДЖЕННЯ РОБОТИ МІКРОСХЕМ ЦАП І АЦП

Мета роботи

1. Ознайомлення з принципом роботи ЦАП К572 ПА1
2. Ознайомлення з принципом роботи АЦП К1107ПВ2
3. Дослідження роботи АЦП та ЦАП на макеті.

Загальні положення

Дослідження роботи мікросхем ЦАП та АЦП проводиться на лабораторному макеті структурна схема якого наведена на рис. 8.1.

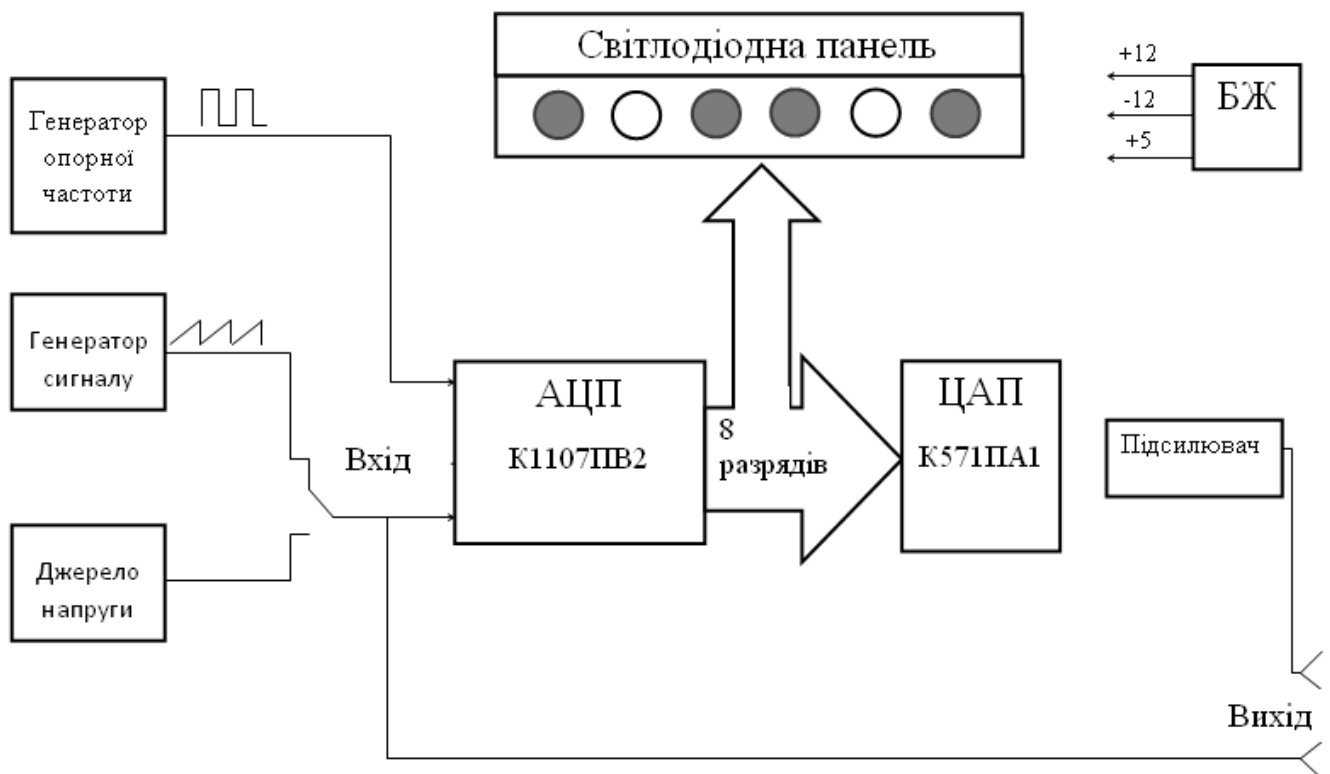


Рис. 8.1. Блок-схема макету для дослідження ЦАП та АЦП.

Макет складається з наступних елементів:

- Блок живлення (БЖ) створює необхідну систему напруг для роботи мікросхем. Макет має наступні складові частини:
- Генератор опорної частоти;
- Генератор сигналу дослідження;
- Джерело змінної напруги;
- АЦП реалізований на мікросхемі К1107ПВ2
- ЦАП реалізований на мікросхемі К572 ПА2;
- Світлодіодне табло;
- Підсилювач вихідного сигналу.

Загальний вигляд макету для дослідження ЦАП і АЦП наведено на рис.8.2.

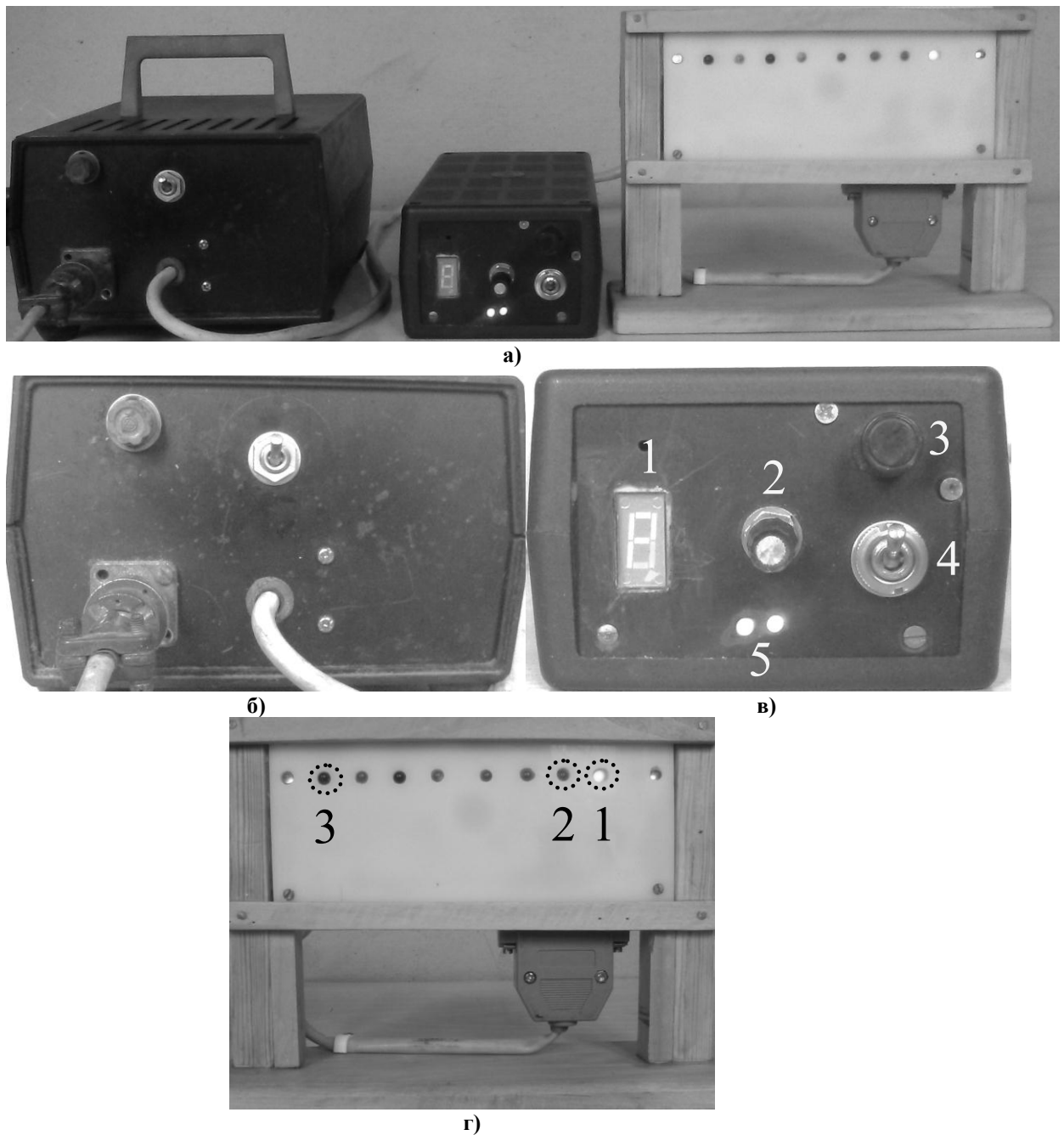


Рис. 8.2. а) Загальний вигляд АЦП ЦАП, б) блок живлення, в) блок АЦП, г) блок ЦАП та табло індикаторне.

Він складається з трьох функціонально закінчених блоків: блока живлення (8.2.б) БЖ, блока АЦП (8.2.в) до якого входять генератори опорної частоти та регульоване джерело сигналу та індикаторне табло ІТ (8.3.г) яке складається з світлодіодних індикаторів та мікросхеми ЦАП.

На рисунку 8.2. представлені представлені окремі конструктивні блоки макету які мають певне призначення. Блок живлення дозволяє створити відповідну систему напруг для живлення ЦАП, АЦП та логічних схем для для синхронізації роботи всієї схеми.

Блок АЦП призначений для перетворення аналогово сигналу у цифровий прямий двійковий код. (2). На передній панелі блока розташовні: індикатор режиму роботи блока (1), регулятор опорної частоти АЦП (2), регулятор джерела змінно напруги (3), вмикач блока (4), індикатори присутності напруги живлення (5). Індикатор режиму роботи відтворює два символи: Г – режим роботи від генератора пилоподібних імпульсів, Р – ручний режим роботи АЦП коли напруга подається на вхід АЦП поступає від джерела змінної напруги. Регулятор 2 дає можливість повільно змінювати опорну частоту АЦП тобто частоту дискретизації. Регулятор 3 змінює напругу яка подається для наступного перетворення у ручному режимі роботи. На задній стінці блока АЦП розташовані затискачі для підключення двох вольтметрів при проведенні досліджень у ручному режимі або двохканального осцилографа при проведенні досліджень у режимі генератора.

Індикаторне табло (8.2.г) за рахунок світлодіодних індикаторів дає можливість наочно побачити процес перетворення аналогово сигналу у цифровий код шляхом зміни стану світлодіодів. Світлодіод 1 свідчить про присутність напруги живлення. Світлодіод 2 є молодший розряд цифрового коду, а світлодіод 3 – старший розряд двійкового коду. У табло також розташовано ЦАП який перетворює цифровий сигнал у аналоговий який можна контролювати вольтметром або осцилографом.

Таким чином завдяки послідовному з'єднанні приладів АЦП-ЦАП можна проаналізувати і наочно побачити принципи перетворення сигналів які притаманні комп'ютерним технологіям.

Аналог-цифровий перетворювач К1107ПВ2 зібрано на напівпровідниковій ВІС і здійснює функцію паралельного перетворення вхідної напруги у 8 разрядний двійковий код. Можливі наступні перетворення коду: двійковий (прямий або зворотній), двійковий з додатком до двох (прямий або зворотній). Вхідний аналоговий сигнал може змінюватися у межах від -2 В до 0 В. Мікросхема виконана по біполярній технології і розташована у герметичному 48-виводному керамічному корпусі. Основними галузями використання є радіолокація, телебачення, пристрої вводу-виводу цифрової інформації. Функціональна схема АЦП наведена на рис. 8.3.

У схему входить подільвач опорної напруги на резисторах, 255 стробуємих компараторів напруги (А0 – А255), синхронізовані буферні каскади, логічні схеми дешифрації та керування, вихідний буферний регістр RG. Подільвач опорної напруги являє собою набір низькоомних резисторів з номіналами $R+1,04 - 1,24$ Ом. Резистори створюють подільвач з двома самостійними виводами для підключення джерела опорної напруги UREF. Це обумовлено тим, що АЦП може перетворювати при необхідності сигнали змінної напруги. Компаратори напруги (КН) призначені для порівняння вхідної напруги з напругою подільвача і при виконанні умови рівняння подачі відповідного сигналу. Керування роботою КН, логічних елементів, буферного регістра RG здійснюється від генератора опорної частоти. Дешифратор призначений для створення двійкової кодової комбінації за результатом стану

КН і запису її у буферний регістр для подальшої обробки. Частота сигналу, що можна перетворити дорівнює 10 МГц.

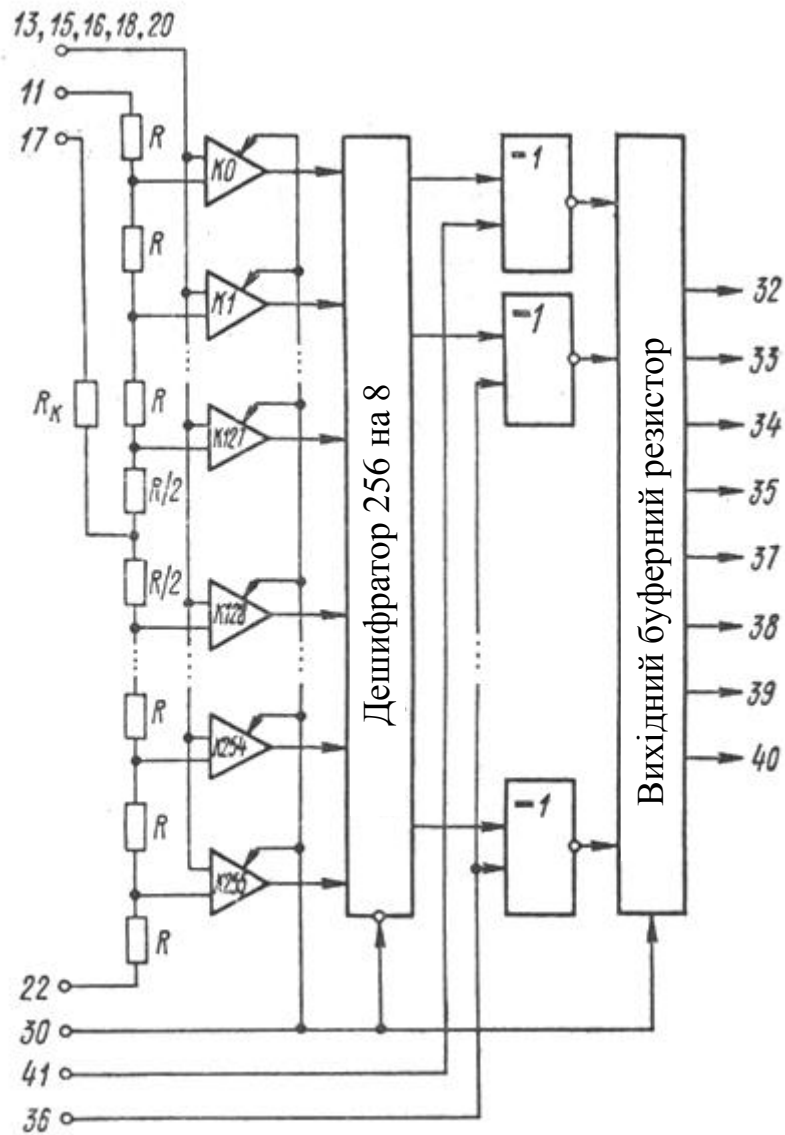


Рис. 8.3. Функціональна схема АЦП К1107ПВ2.

Цифро-аналоговий перетворювач зібрано на мікросхемі К572ПА1 спрощена функціональна схема якої наведена на рис.8.4.

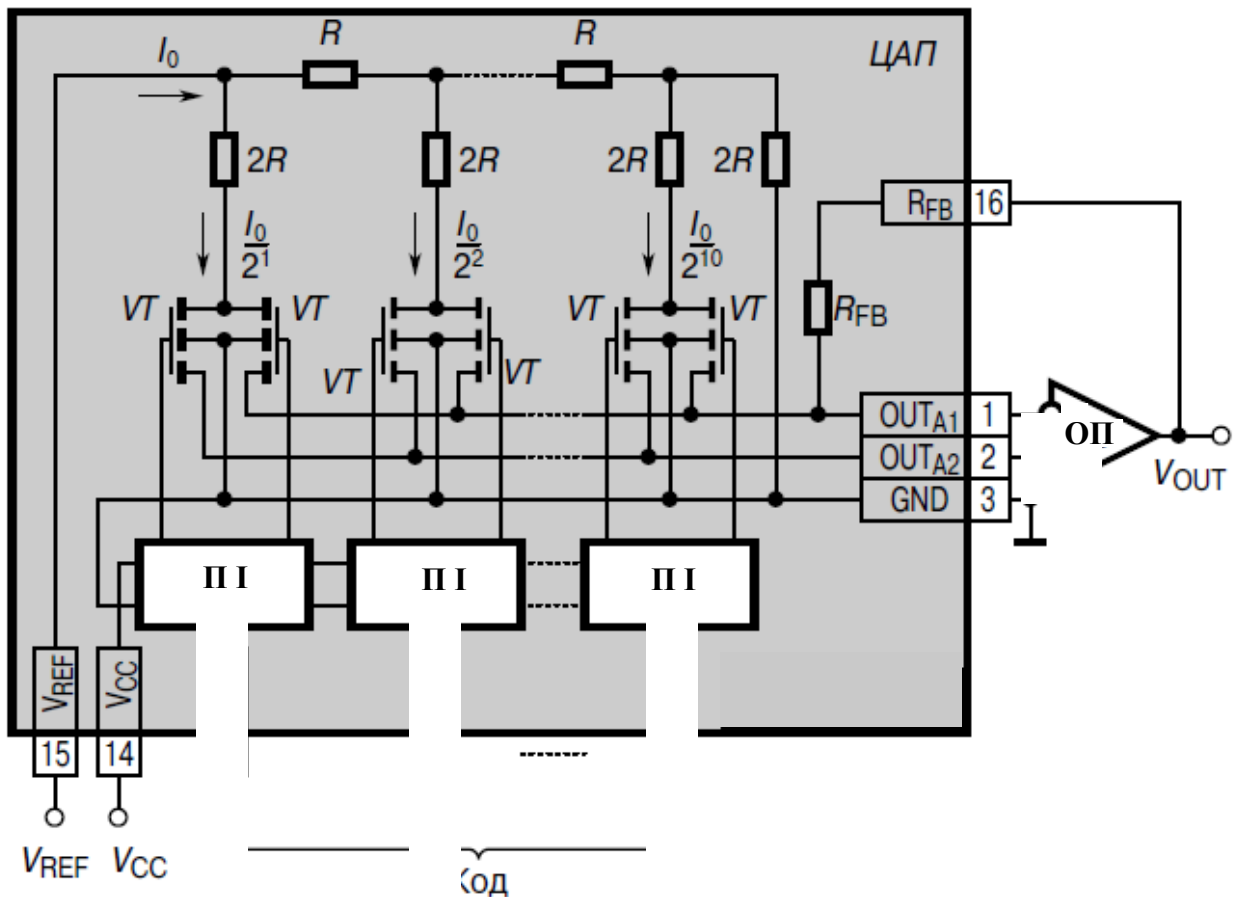


Рис. 1. Спрощена функціональна схема мікросхеми К572ПА1.

Вона є універсальною структурною ланкою для побудови мікроелектроніки: ЦАП, ПІ керує їх кодом поділювачів струму. Мікросхема перетворює 10-розрядний прямий паралельний двійковий код в струм на аналоговому виході який пропорційний значенням коду і опорної напруги. У склад ЦАП входять прецизійна резисторна матриця типу $R - 2R$, підсилювачі-інвертори для керування струмовими ключами що виконані на транзисторах. Для роботи в режимі з виходом по напрузі додатково підключається джерело опорної напруги V_{REF} та операційний підсилювач (ОП) з колом зворотнього зв'язку, що працює у режимі сумування струмів. Метод перетворення що закладений у даному ЦАП передбачає сумування відповідно заданим значенням двійкового коду всіх розрядних струмів що взважені за двійковим законом і пропорційні значенню V_{REF} .

Порядок виконання роботи.

1. З'єднати блоки лабораторного макету і ввімкнути схему БЖ. Провести дослідження якості перетворення аналогова сигналу у цифровий. Для цього необхідно підключити вольтметри до вихідних затискачів блоку АЦП.
2. Встановити ручний режим (Р) на блоці АЦП і змінюючи значення вхідної напруги від 0 до 4 записати значення вольтметрів.

Знайти коефіцієнт перетворення для кожного значення напруги за формулою $K_{ПЕР} = U_1 / U_2$. Проаналізувати можливі зміни коефіцієнта.

3. Змінюючи значення вхідної напруги спостерігати зміну стану світлодіодів на індикаторному табло.

4. Встановити генераторний режим (Г) на блоці АЦП і підключити замість вольтметрів двоканальний осцилограф.

Змінюючи опорну частоту і частоту генератора спостерігати зміни осцилограм на екрані. Провести дослідження для декілька частот.

5. За результатами проведених досліджень скласти звіт і пояснити результати досліджень.

Контрольні запитання.

1. Призначення основних елементів лабораторного макету для дослідження ЦАП та АЦП.

2. Структурна схема та основні елементи ЦАП К572ПВ1.

3. Призначення матриці R-2R.

4. Від яких елементів залежить величини вихідного сигналу ЦАП?

5. Структурна схема та основні елементи АЦП К1107ПВ2.

6. Призначення компараторів напруги.

7. Призначення дешифратора коду.

8. Як впливає опорна частота дискретизації на точність відтворення вхідного сигналу?

9. Як змінюється послідовність вихідного коду на АЦП в залежності від величини сигналу?

10. Які обмеження при перетворенні аналогово сигналу у цифровий код?

11. Які види АЦП існують?

12. Які обмеження існують для перетворення аналогова сигналу у цифровий код?

Додаток 1 –. титульний лист бланку звіту

Міністерство освіти і науки України

ХАРКІВСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ ХАРЧУВАННЯ
ТА ТОРГІВЛІ

Кафедра енергетики та фізики
Лабораторія електротехніки

Студент _____

Факультет _____

Курс ____ Група _____

Найменування роботи _____

Схема дослідження

СПИСОК РЕКОМЕНДОВАНОЇ ЛІТЕРАТУРИ

1. Манойлов В.В. Аппаратные средства систем автоматизации аналитических приборов. – СПб: НИУ ИТМО, 2012. – 125 с.
2. Карлащук В.И., Карлащук С.В. Электронная лаборатория на IBM PC. Инструментальные средства и моделирование элементов практических схем. – М.: СОЛОН-ПРЕСС, 2008. – 144 с.
3. Мілих В.І., Шавьолкин О.О. Електротехніка, електроніка та мікропроцесорна техніка. – Київ: Каравелла, 2008. – 688 с.
4. Марков Б.Г. Моделирование электронных систем в программе «Electronics Workbench». – Волгоград: Перемена, 2006. – 78 с.
5. Будіщев М.С. Електротехніка, електроніка та мікропроцесорна техніка. – Львів: Афіша, 2001. – 423 с.
6. Онанченко Є.Л., Бражнік І.Є. Методичні вказівки до виконання лабораторних робіт «Дослідження роботи ЦАП і АЦП» з дисципліни «Електронні системи». – Суми: Сумський державний університет, 2012. – 30 с.
7. Решетилов А.Р., Ольшевский Н.И. Методическое пособие к лабораторной работе по теме «Аналогово-цифровые преобразователи». – Минск: Белорусский государственный университет информатики и радиоэлектроники, 2012. – 31 с.

ДОДАТКОВА

8. Федорков Б.Г., Телец В.А. Микросхемы ЦАП и АЦП: функционирование, параметры, применение. – М.: Энергоатомиздат, 1990. – 320 с.
9. Олсон Г., Пиани Д. Цифровые системы автоматизации и управления. – СПб.: Невский диалект. 2001. – 557 с.

Навчальне видання

Укладачі:

ТОРЯНИК Олександр Іванович
ДЬЯКОВ Олександр Георгійович
ЧЕКАНОВ Микола Анатолійович
ШТВАН Єгор Олексійович

**ЕЛЕКТРОТЕХНІКА, ЕЛЕКТРОНІКА
ТА МІКРОПРОЦЕСОРНА ТЕХНІКА**

Дослідження елементів логічних схем. Дослідження роботи ЦАП і АЦП.

Методичні вказівки до лабораторних робіт для студентів напряму підготовки
6.050502 – Інженерна механіка,

Підп. до друку р. Формат 60x84 1/16.
Папір газет. Друк офс. Ум.друк. арк. , Обл.-вид. арк. ,
Ум. фабр.-відб. , Тираж прим. Зам.
Харківський державний університет харчування та торгівлі
61051, Харків-51, вул. Клочківська, 333
ДОД ХДУХТ. 61051, Харків-51, вул. Клочківська, 333